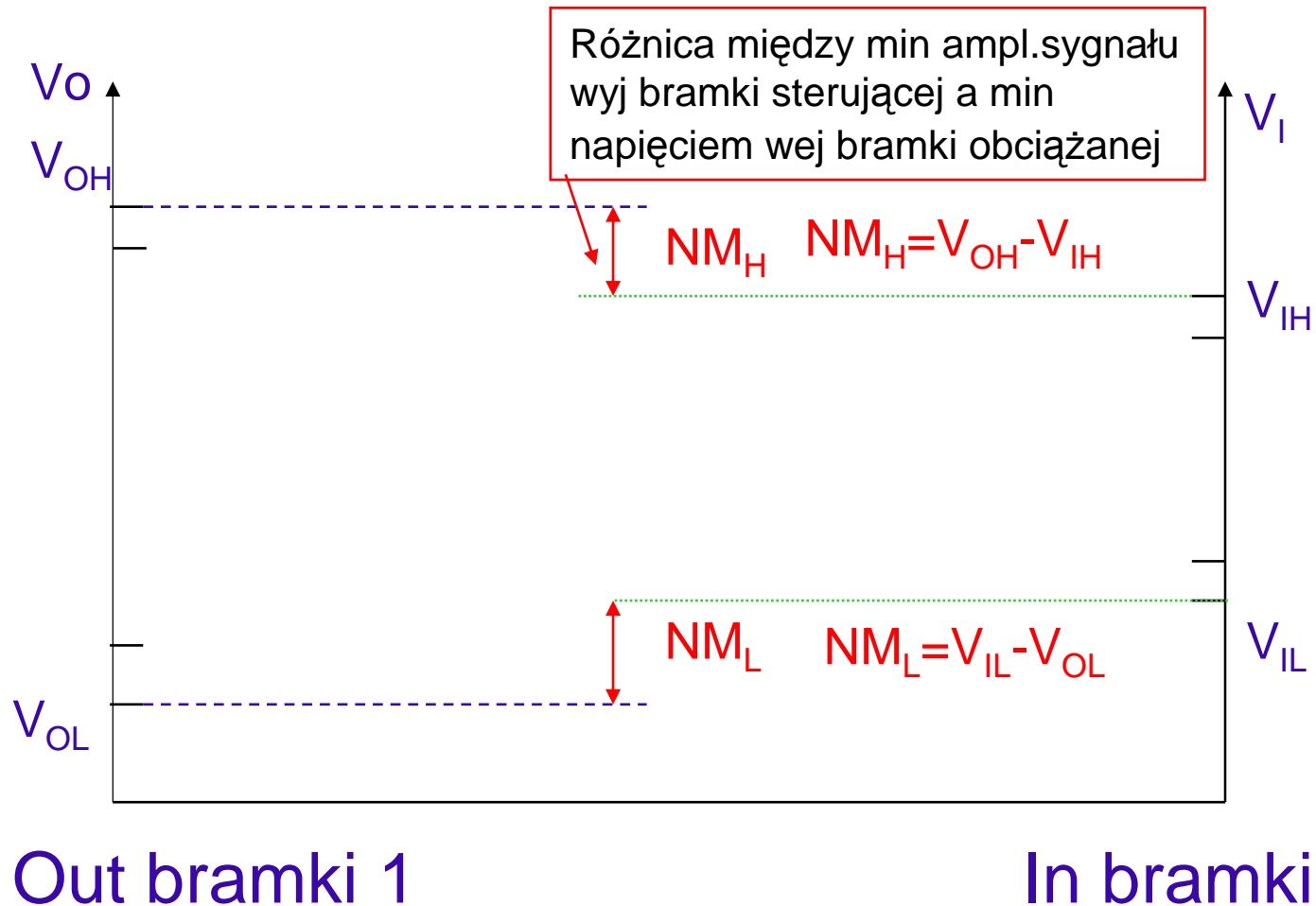


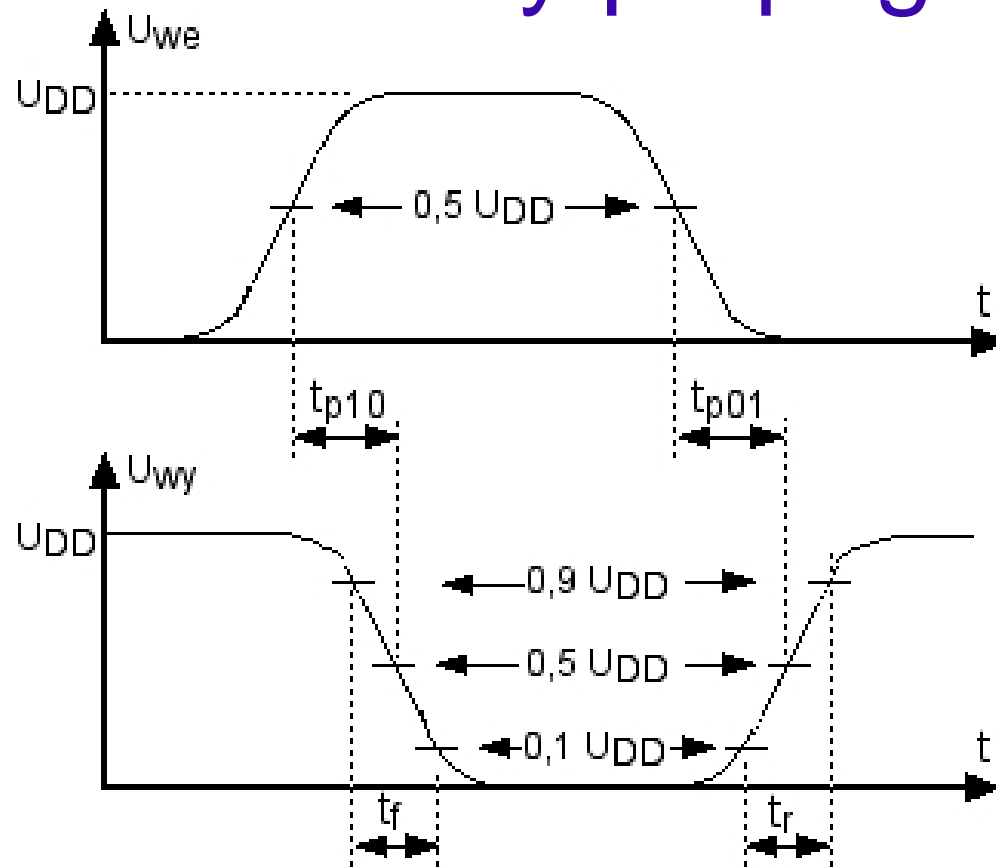
Literatura

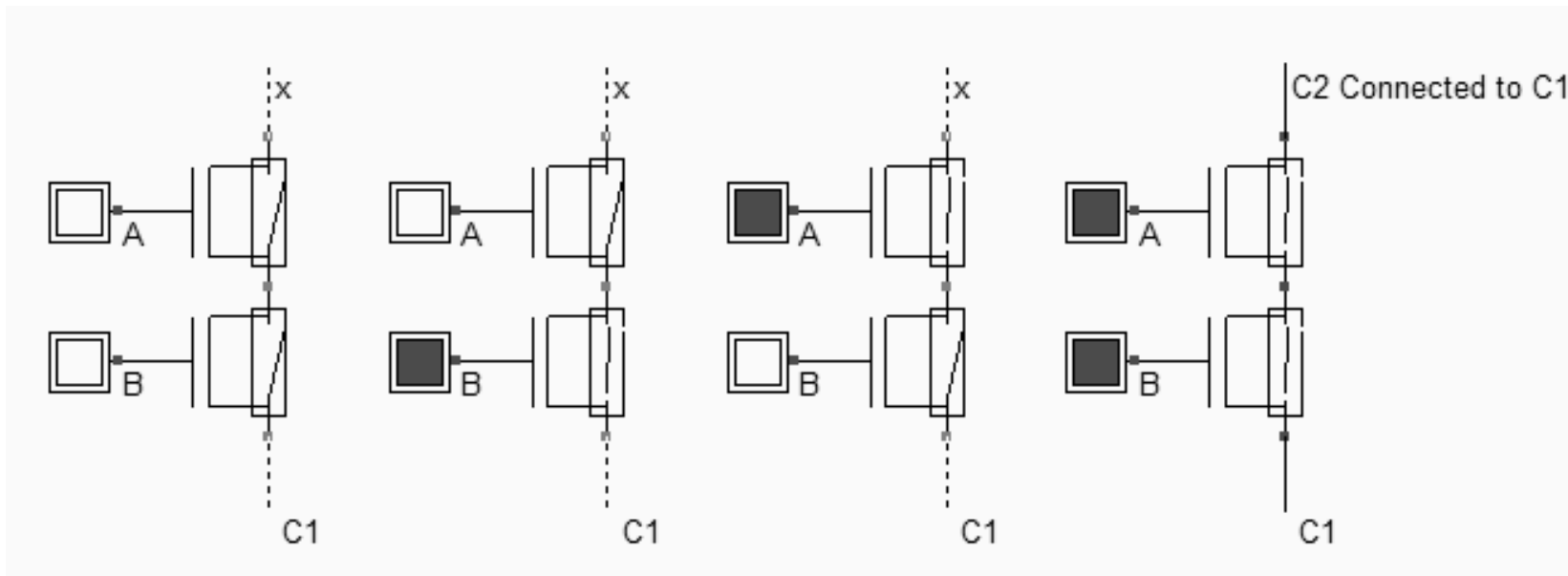
- ◆ W. Marciniak “Przyrządy półprzewodnikowe MOS”, WNT 1991
- ◆ A.S. Sedra, K.C. Smith “Microelectronic Circuits”, 4th Ed., Oxford University Press, 1998
- ◆ M. Napieralska, G. Jabłoński „Podstawy mikroelektroniki”
Łódź 2002, ISBN 83-89003-01-5
- ◆ M. Napieralska, G. Jabłoński, Ł.Starzak „Laboratorium podstaw mikroelektroniki”
Łódź 2007
- ◆ I. Sutherland, B. Sproull, D. Harris, "Logical Effort - Designing Fast CMOS Circuits", Morgan Kaufmann Publishers 1999;
http://www.mkp.com/Logical_Effort
- ◆ K. Waczyński, E. Wróbel „Technologie mikroelektroniczne”, Gliwice 2001, ISBN 83-88000-88-8
- ◆ <http://lux.dmcs.p.lodz.pl>

Definicja marginesów szumów



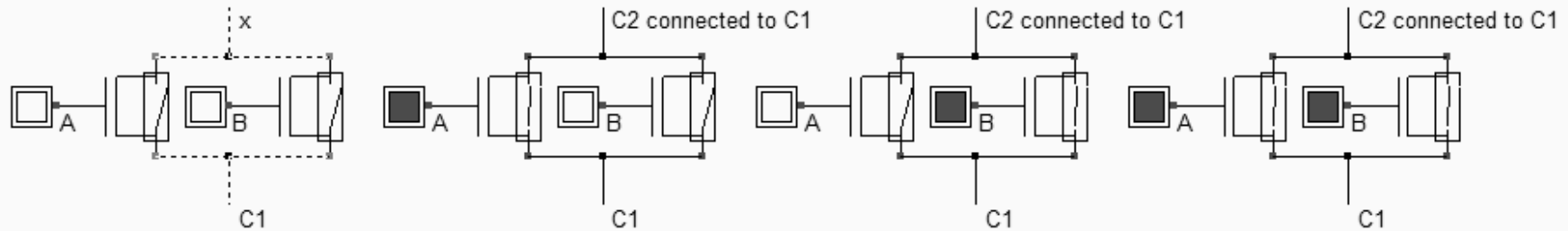
Czasy propagacji





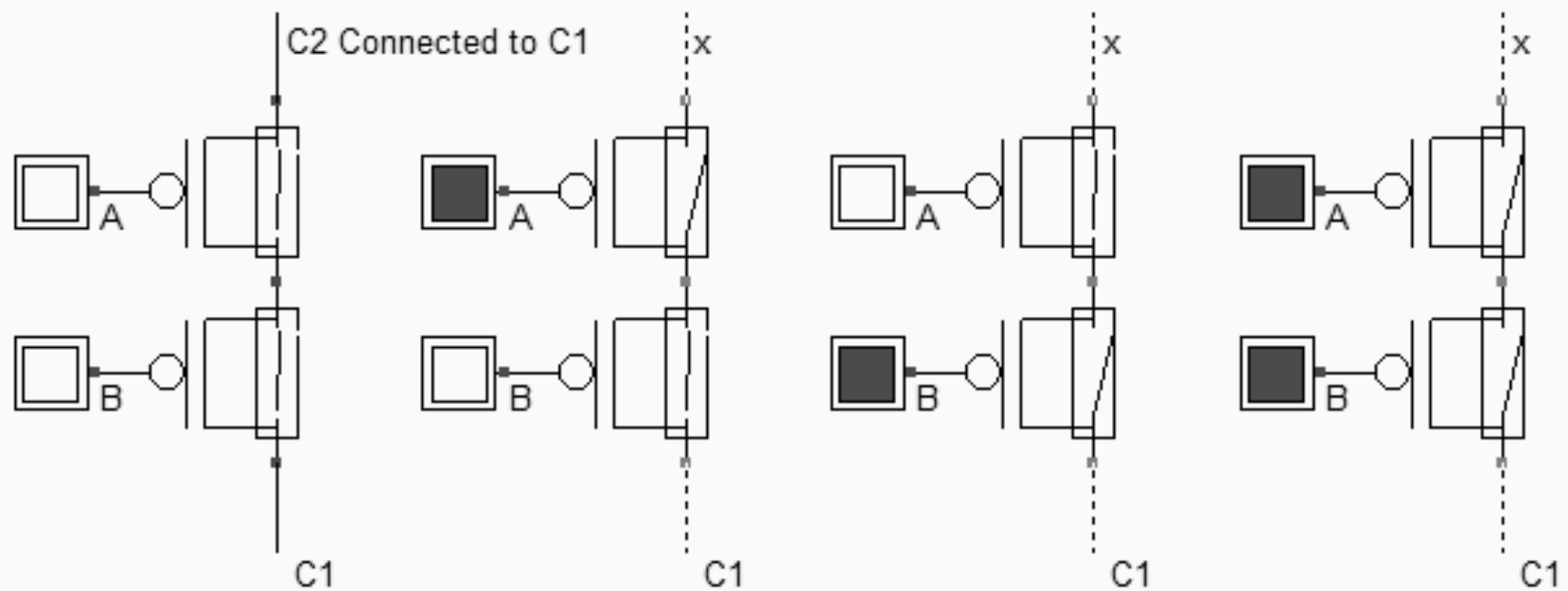
Jeśli dwa nMOS przełączniki są połączone szeregowo, między C1 i C2 utworzone zostanie połączenie tylko jeśli do A i B doprowadzimy sygnał '1'.

Realizacja operacji AND



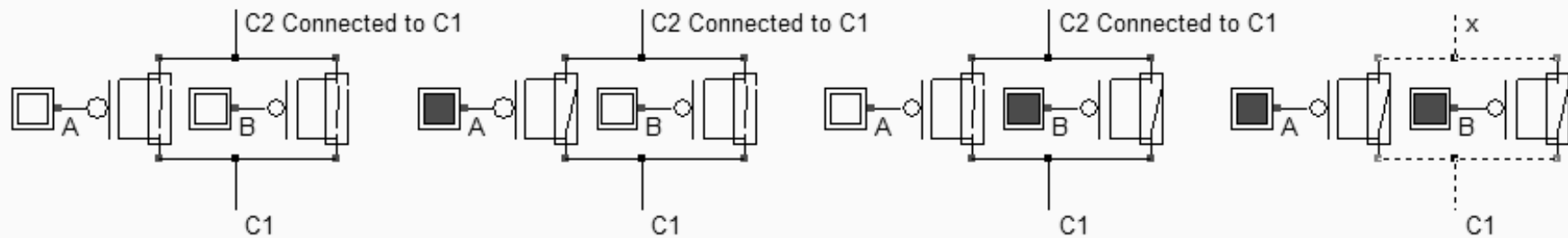
Jeśli dwa nMOS przełączniki są połączone równolegle, między C1 i C2 utworzone zostanie połączenie jeśli do któregośkolwiek wejścia A lub B doprowadzimy sygnał '1'.

Realizacja operacji OR



Jeśli dwa pMOS przełączniki są połączone szeregowo, między C1 i C2 utworzone zostanie połączenie tylko jeśli do A i B doprowadzimy sygnał '0'.

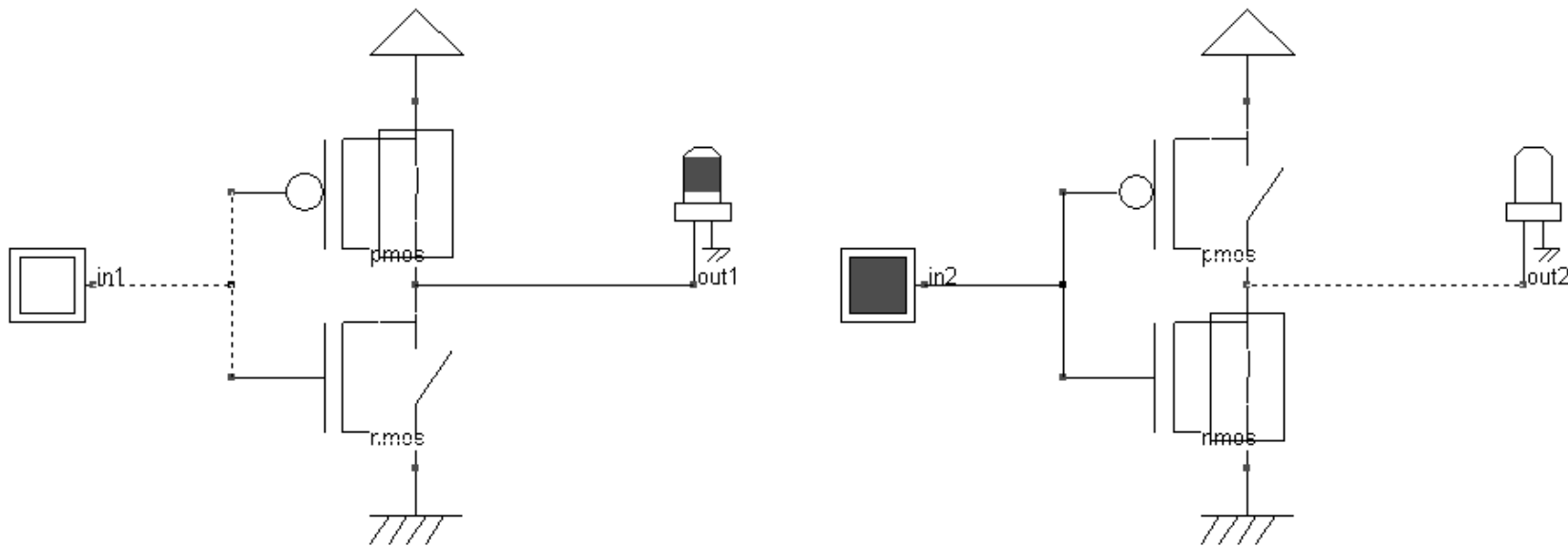
Realizacja operacji AND zanegowanych wartości logicznych



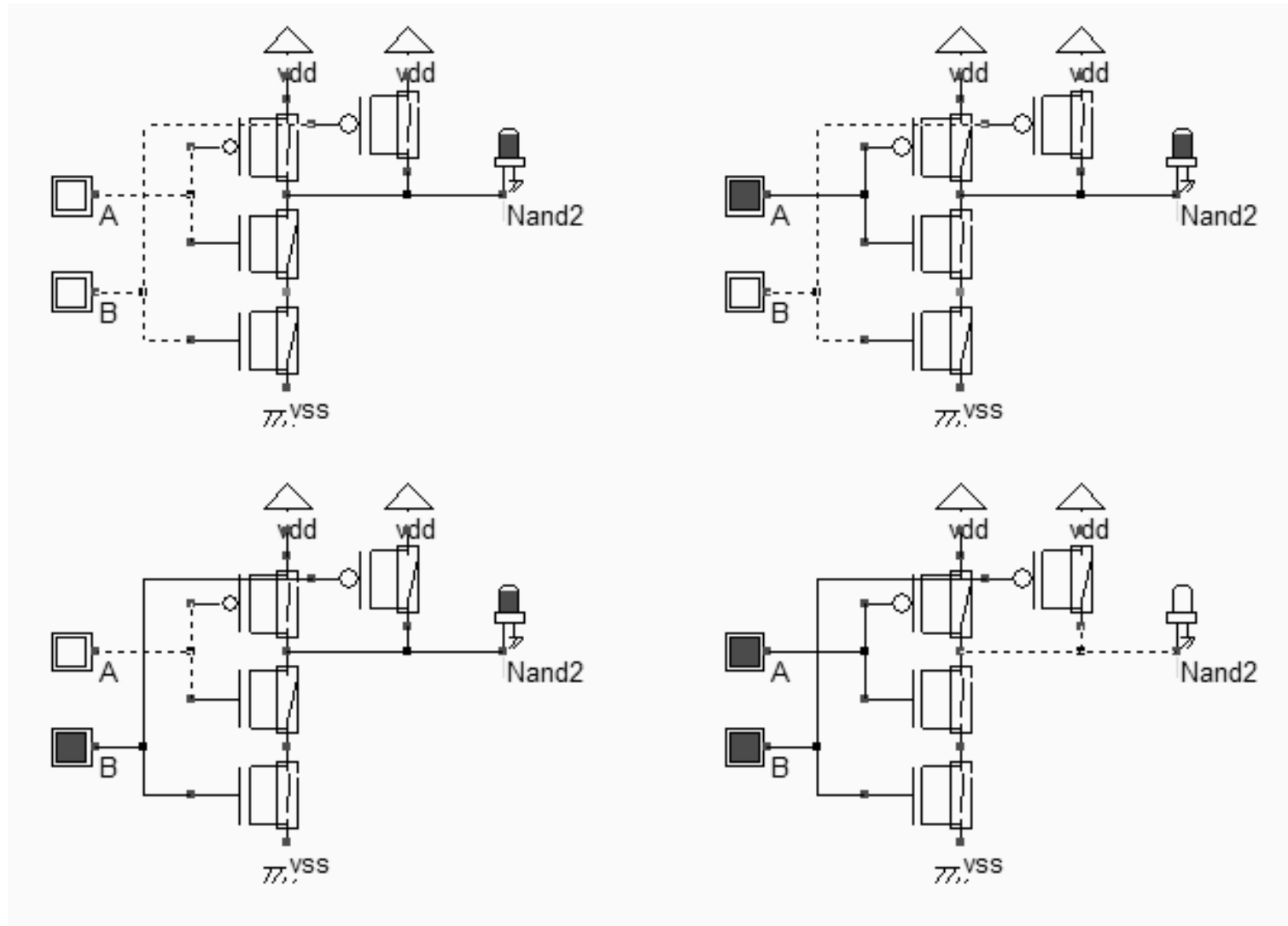
Jeśli dwa pMOS przełączniki są połączone równolegle między C1 i C2 utworzone zostanie połączenie jeśli do któregośkolwiek wejścia A lub B doprowadzimy sygnał '0'.

Realizacja operacji OR zanegowanych wartości logicznych

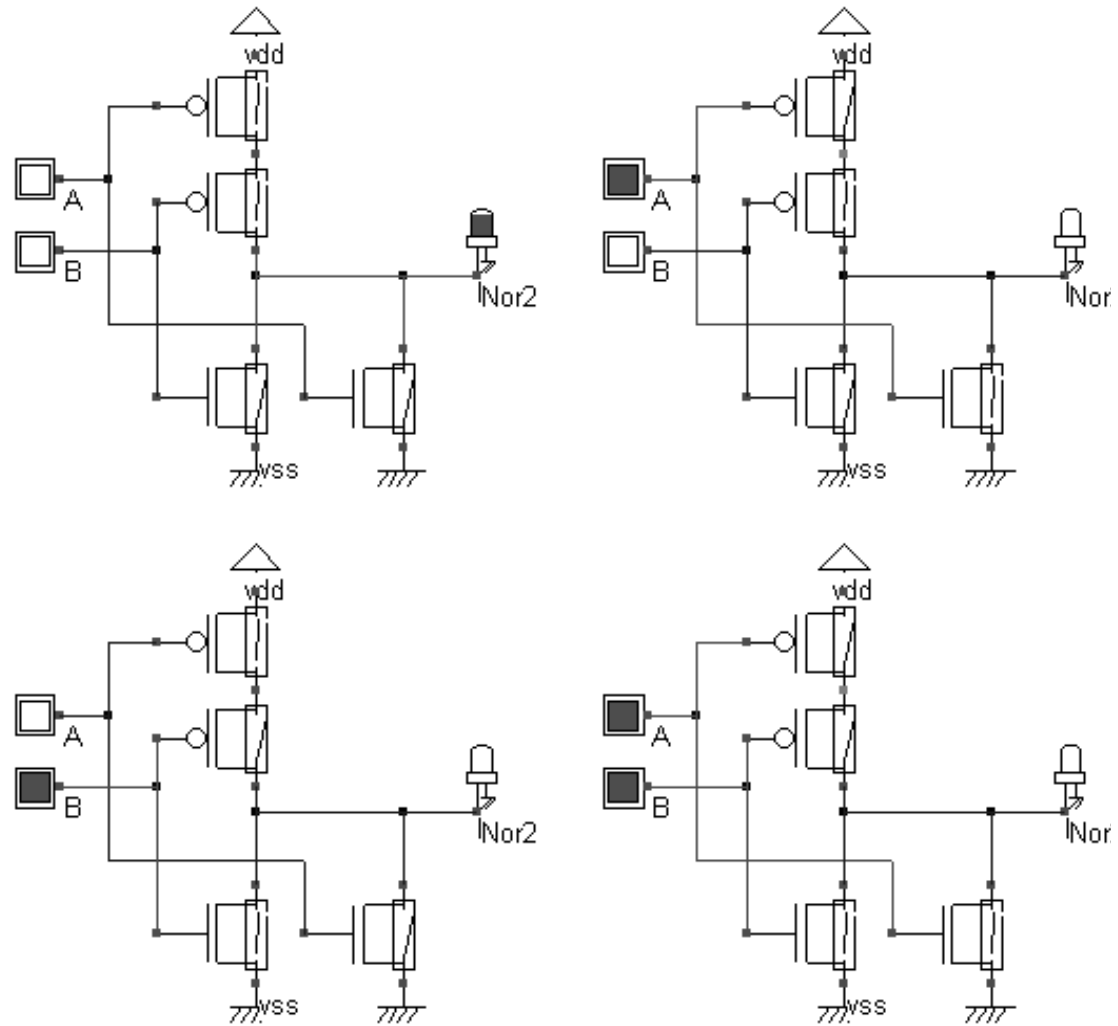
Koncepcja bramki CMOS



bramka NAND - symulacja logiczna

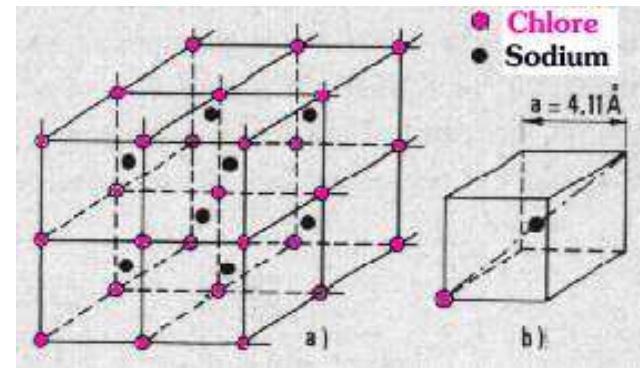


bramka NOR - symulacja logiczna



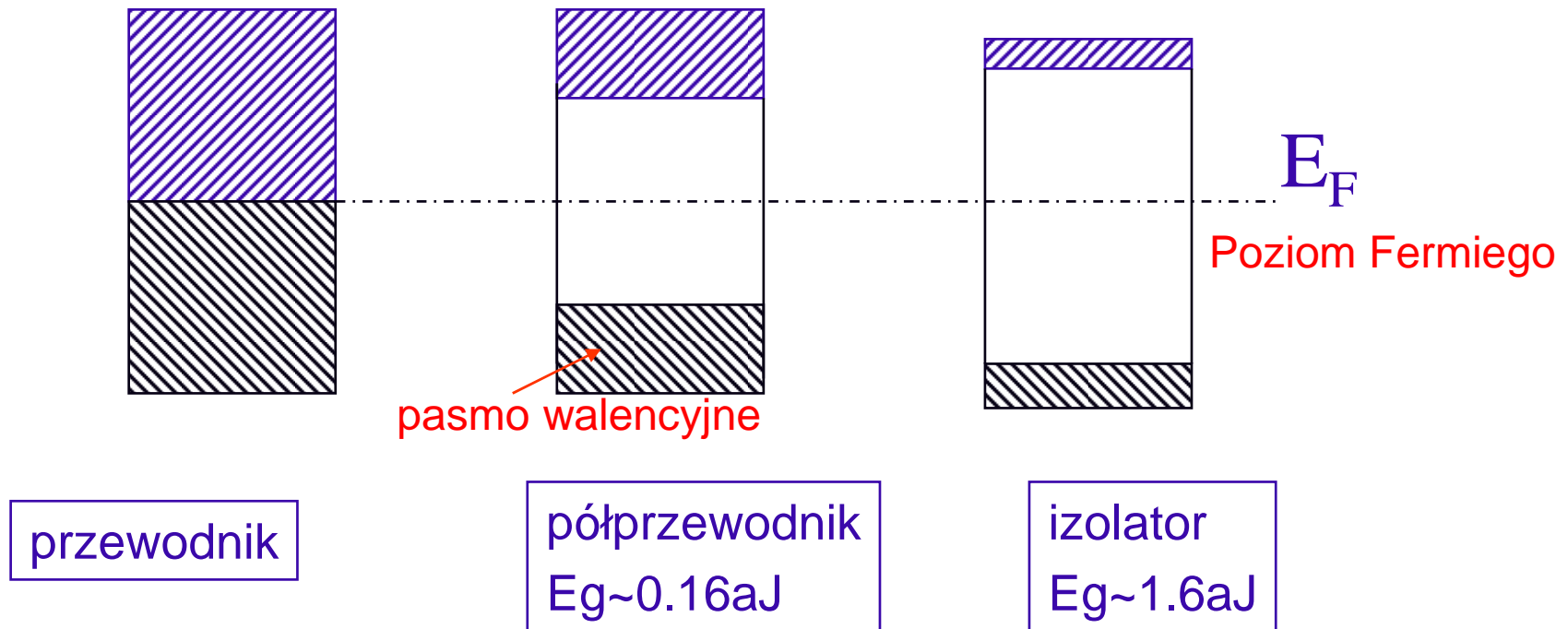
Biorąc pod uwagę zachowanie pod wpływem pola elektrycznego dzielimy ciała stałe na:

- przewodniki
- izolatory
- półprzewodniki



Własności elektryczne materiału zależą od jego struktury atomowej i krystalicznej

Struktura energetyczna



ciało stałe	przewodnictwo elektryczne σ
metal	$\sigma > 10^5 \Omega^{-1} \cdot m^{-1}$
półprzewodnik	$10^5 \Omega^{-1} \cdot m^{-1} > \sigma > 10^{-8} \Omega^{-1} \cdot m^{-1}$
izolator	$\sigma < 10^{-8} \Omega^{-1} \cdot m^{-1}$

Poziom Fermiego

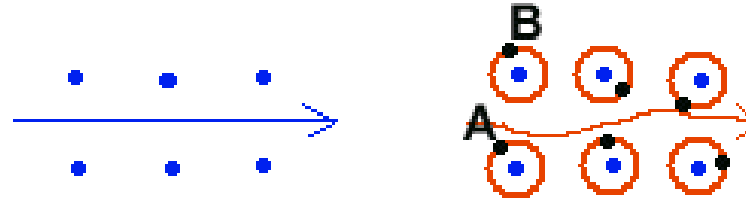
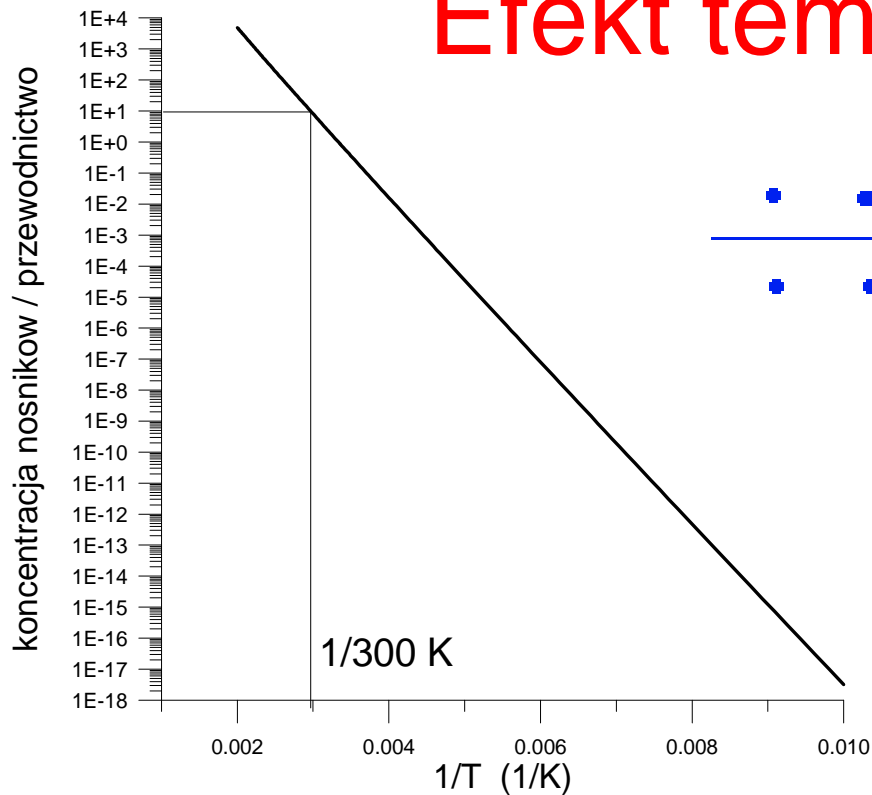
- W półprzewodniku elektrony „podlegają” statystyce Fermiego-Diraca.
- Prawdopodobieństwo, że elektron posiada energię E :

$$f(E) = \frac{1}{1 + e^{\frac{(E - E_f)}{kT}}}$$

E_f - poziom Fermiego odpowiada energii, która w 0K oddziela pasma obsadzone i nieobsadzone

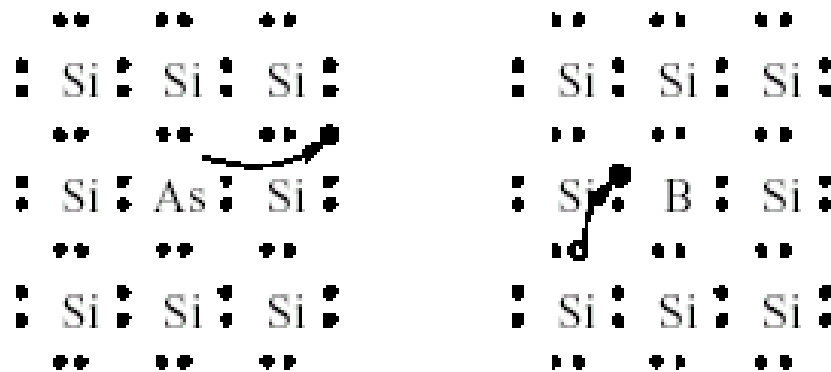
- Wielkość charakterystyczna dla danego materiału

Efekt temperaturowy



przewodnictwo samoistne silnie rośnie z temperaturą
w zakresie od 100 ($1/T=0.01$) do 500K ($1/T=0.002$) zmienia się o
kilkanaście rzędów wielkości

Półprzewodniki domieszkowane



- As, a Group V element, introduces conduction electrons and creates *N-type silicon*, and is called a *donor*.
- B, a Group III element, introduces holes and creates *P-type silicon*, and is called an *acceptor*.

Półprzewodniki domieszkowane

Konsekwencje domieszkowania: krzem w temp. pokojowej

$n_i = 1.5 \cdot 10^{10} / \text{cm}^3$ – czyli w 300K mamy $kT = 0.25 \text{ eV} \gg 0.048 \text{ eV}$
(energia wiązania w sieci krystalicznej krzemu 0.048eV)

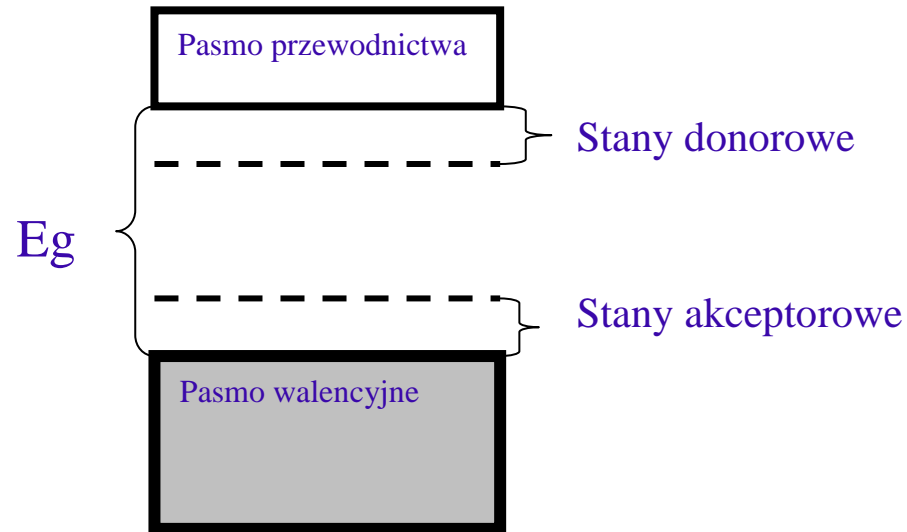
- ◆ czyli wszystkie atomy domieszki utracą elektron nadmiarowy
- ◆ jeśli N_d będzie 10^5 razy większa niż n_i – konduktywność materiału wzrośnie 100000

$$\sigma_n \approx q N_d \mu_n$$
$$\sigma_p \approx q N_a \mu_p$$

- ◆ odpowiada to 1 atomowi donorowemu na 1 miliard atomów krzemu

$\rho = q(p - n + N_D - N_A)$ – gęstość ładunku przestrzennego w półprzewodniku niesamoistnym

Struktura energetyczna półprzewodnika



Poziom Fermiego w półprzewodniku typu n leży w pobliżu pasma przewodnictwa, a w półprzewodniku typu p w pobliżu pasma walencyjnego.

Jeżeli połączymy ze sobą różne półprzewodniki energie Fermiego powinny się wyrównać.

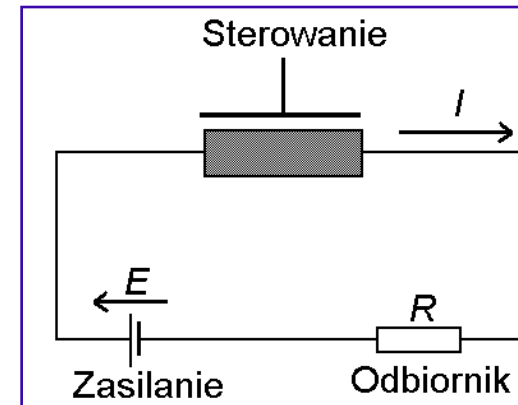
Dlaczego tranzystor MOS ?

- ❑ Realizacja funkcji cyfrowych i analogowych
Metal-Oxide-Semiconductor Field-Effect Transistor (MOSFET) jest kluczowym elementem technologii Complementary Metal-Oxide-Semiconductor (CMOS)
- ❑ element pamięci: Dynamic Random Access Memory (DRAM) i Flash Erasable Programmable Memory (EPROM)
- ❑ Przetwarzanie obrazów: Charge-Couple Device (CCD)
- ❑ wyświetlacze: Active-Matrix Liquid-Crystal Displays

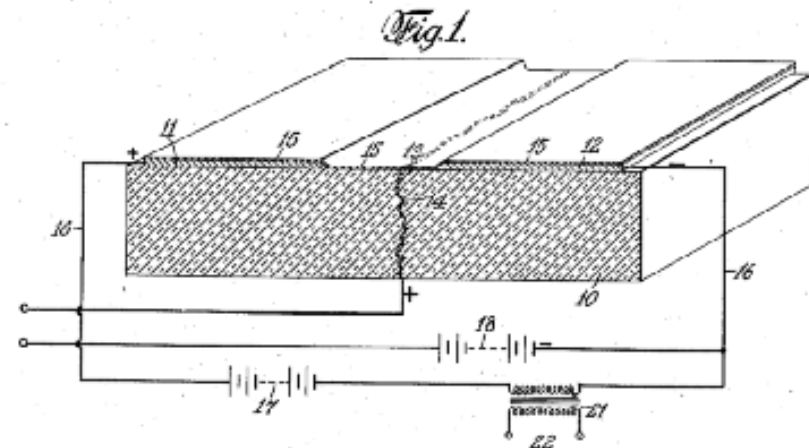
Tranzystor MOS

transfer resistor

- ◆ 1930 J. Lilienfeld złożył patent dotyczący działania przyrządu polowego w USA (*słabo przewodzący materiał umieszczony w polu elektrycznym będzie zmieniał swoje przewodnictwo pozwalając na uzyskanie efektu wzmacnienia*)
- ◆ 1960 praktyczne wykonanie tranzystora polowego



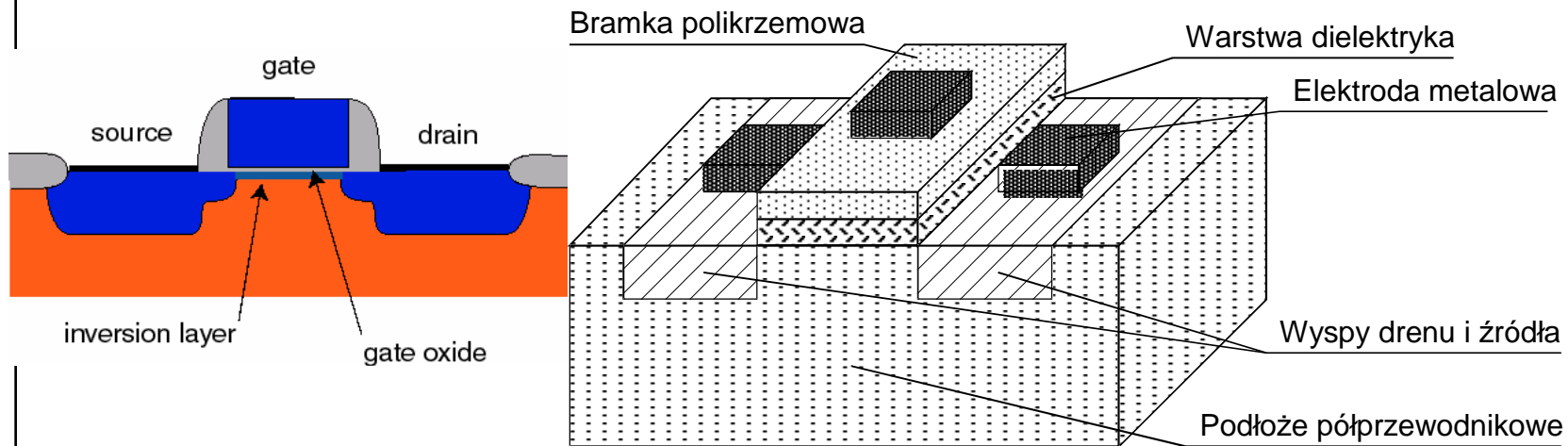
Jan. 28, 1930. J. E. LILIENFELD 1,745,175
METHOD AND APPARATUS FOR CONTROLLING ELECTRIC CURRENTS
Filed Oct. 8, 1926



Tranzystor MOS

ang. Metal Oxide Semiconductor

Tranzystory polowe: MOSFET, MIS, IGFET



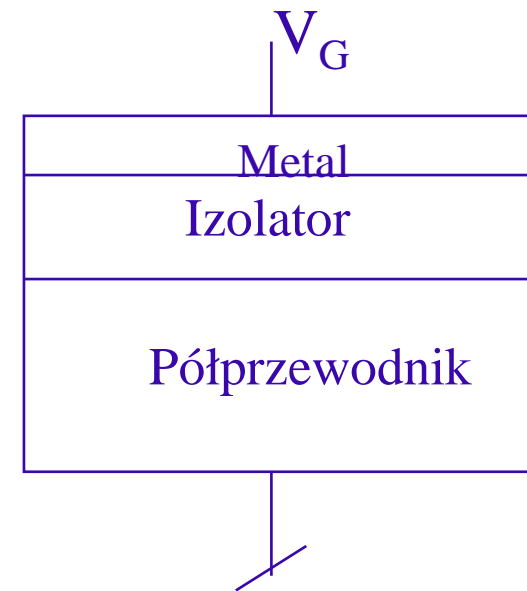
ρ podłoża $0.01 - 0.1 \Omega\text{m}$

koncentracja n^+ $10^{24} - 10^{26} \text{ m}^{-3}$

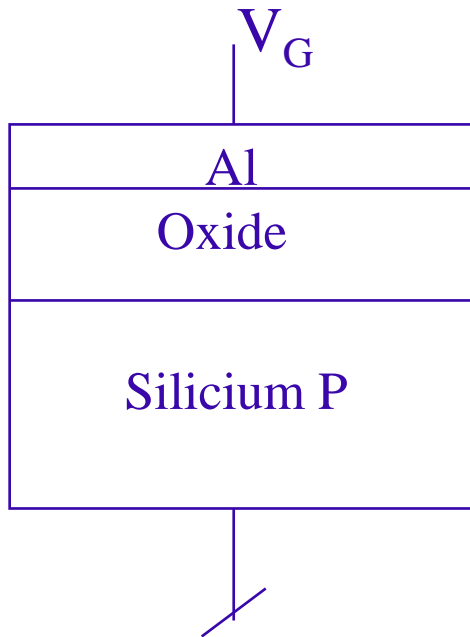
t_{ox} od kilku nm

Struktura MIS idealna

- ◆ Praca wyjścia metal-półprzewodnik = 0
- ◆ Izolator idealny (konduktywność=0)
- ◆ Półprzewodnik jednorodnie domieszkowany
- ◆ Brak stanów powierzchniowych na granicy izolator-półprzewodnik
- ◆ Brak spadku napięcia w objętości półprzew.
- ◆ Struktura jednowymiarowa

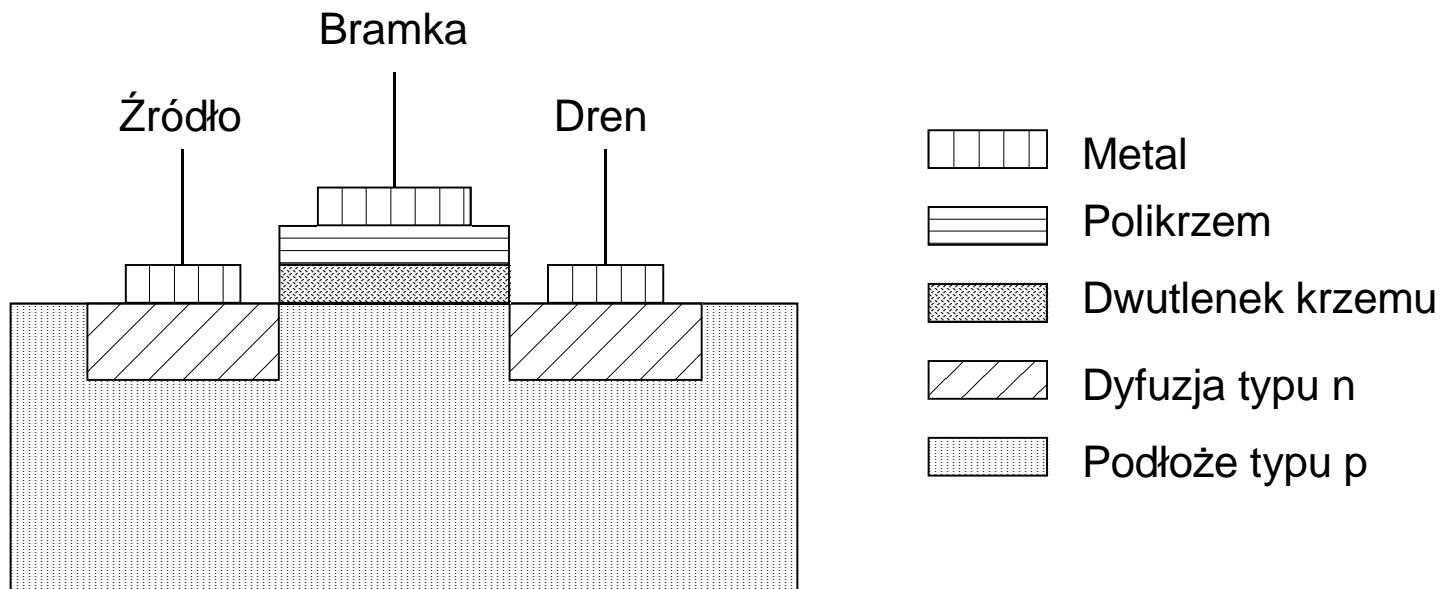


Kondensator MOS



- ◆ Akumulacja $V_G < 0$
- ◆ Zubożenie $V_G > 0$
- ◆ Inwersja $V_G \gg 0$

Przekrój tranzystora nMOS

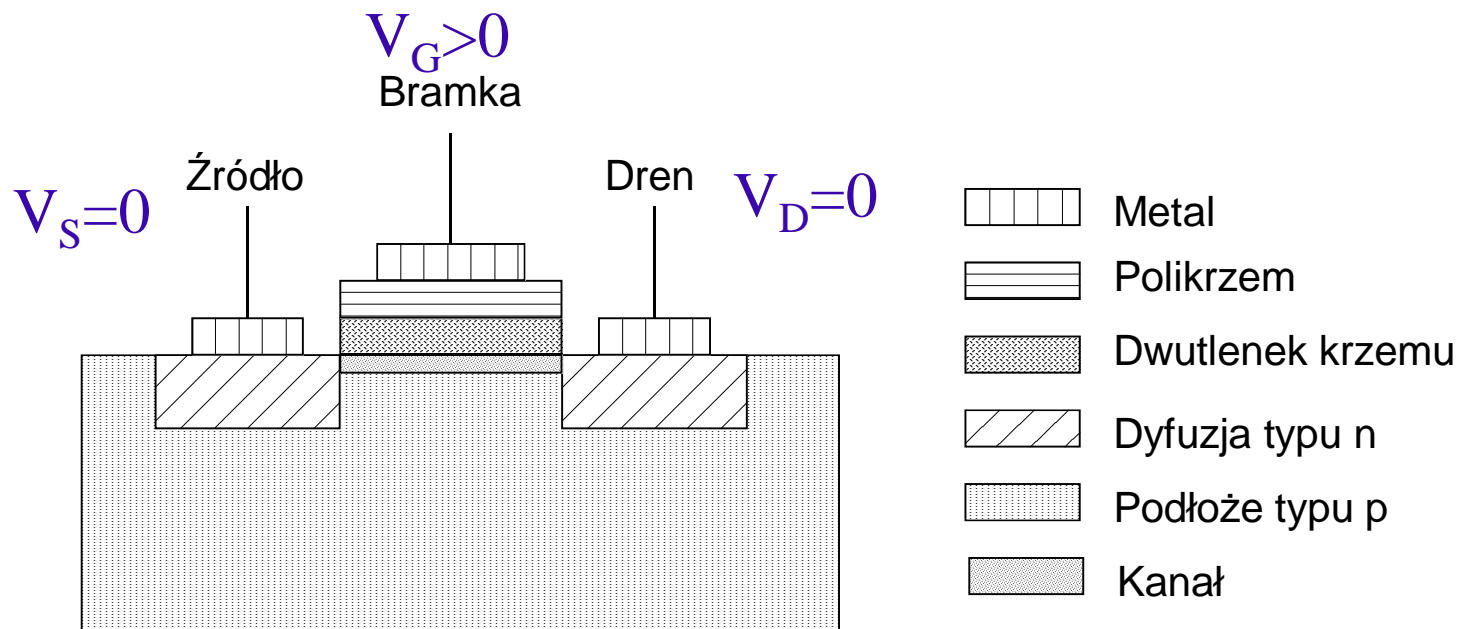


Podział tranzystorów MOS

- ◆ Z kanałem typu n
- ◆ Z kanałem typu p

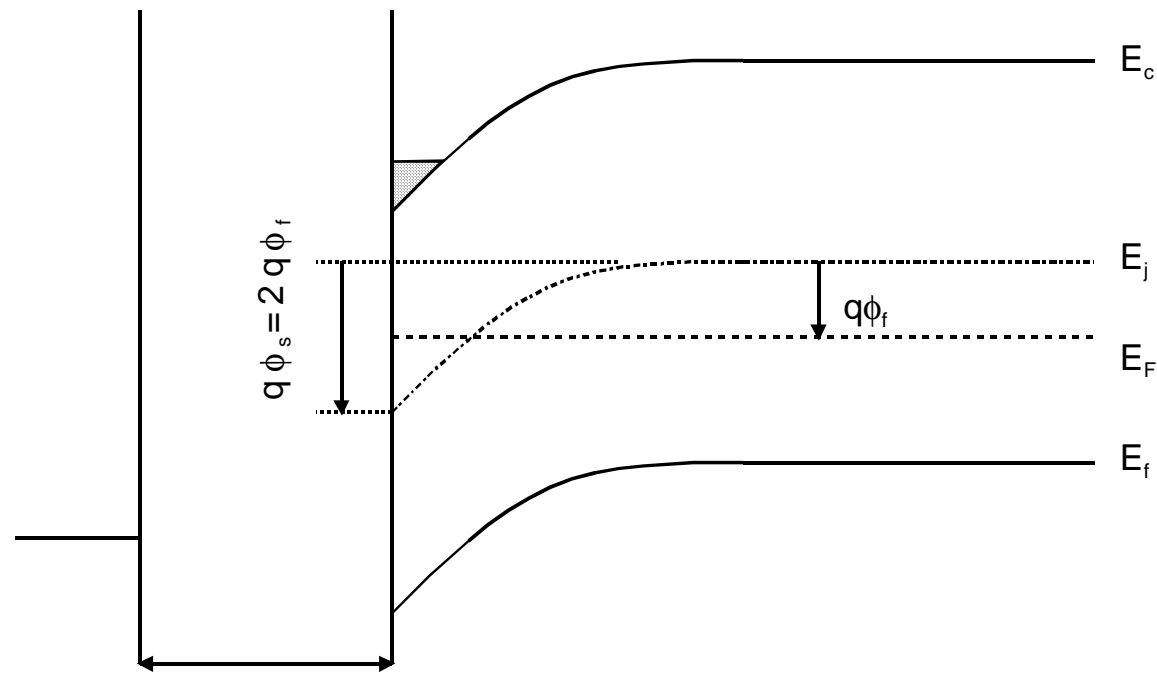
- ◆ Z kanałem zubożanym (wbudowanym)
ang. depletion
- ◆ Z kanałem wzbogacanym (indukowanym)
ang. enhancement

Tranzystor nMOS ze spolaryzowaną bramką

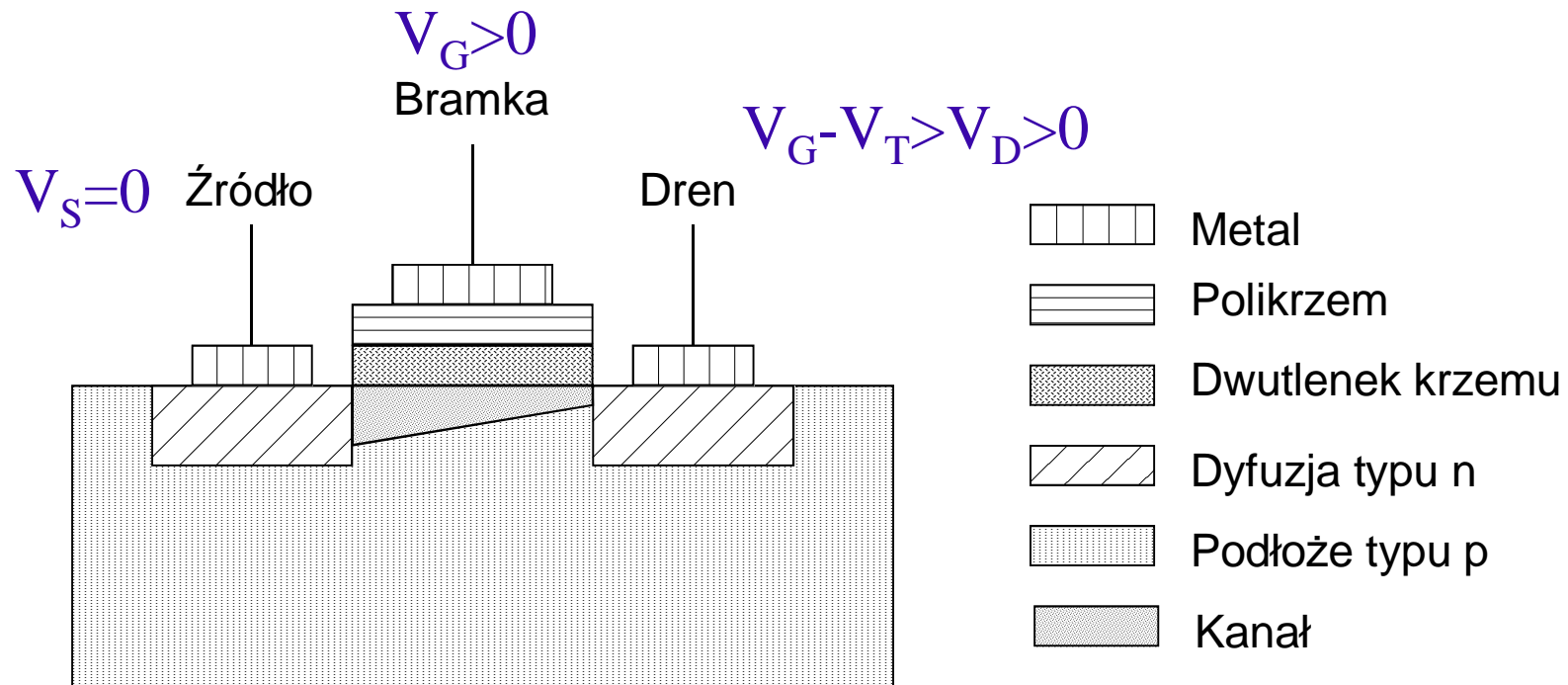


Początek silnej inwersji

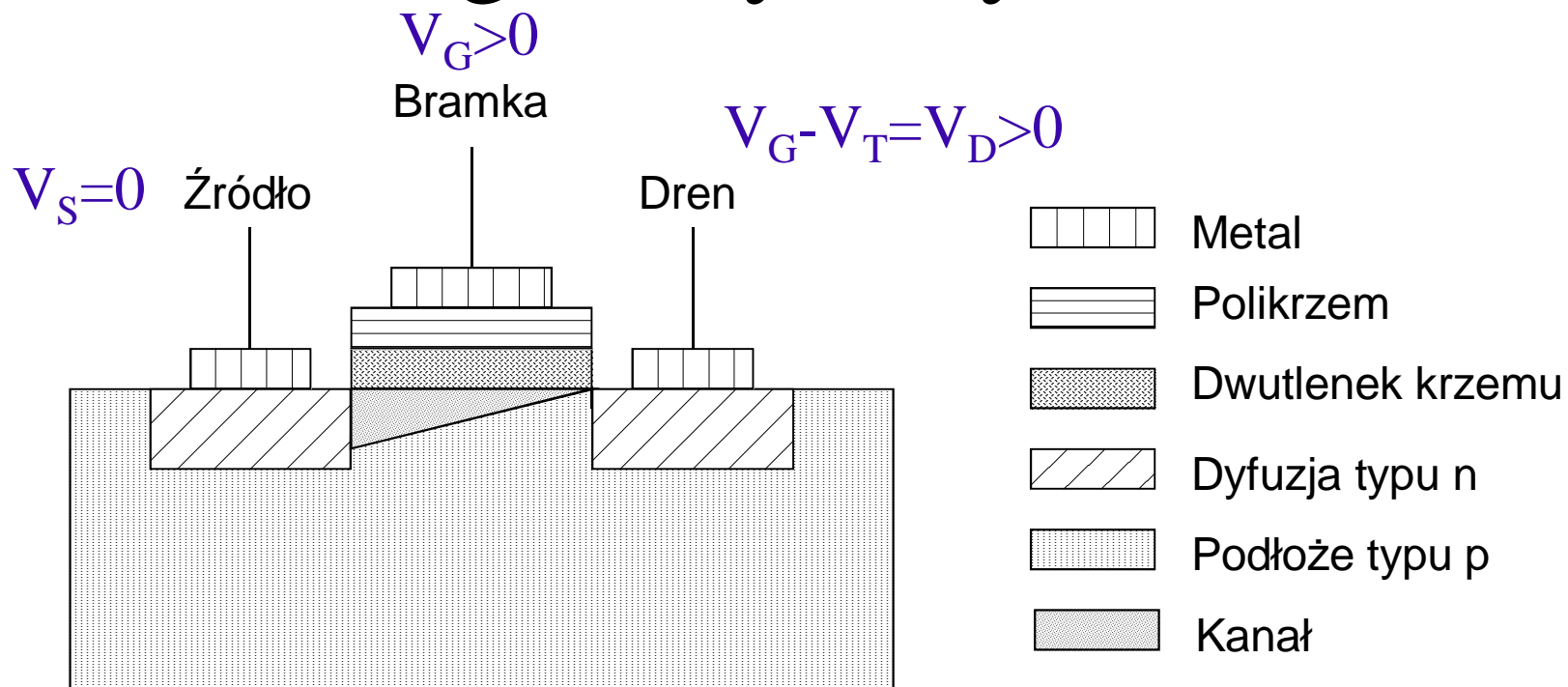
$$V_G = V_T$$



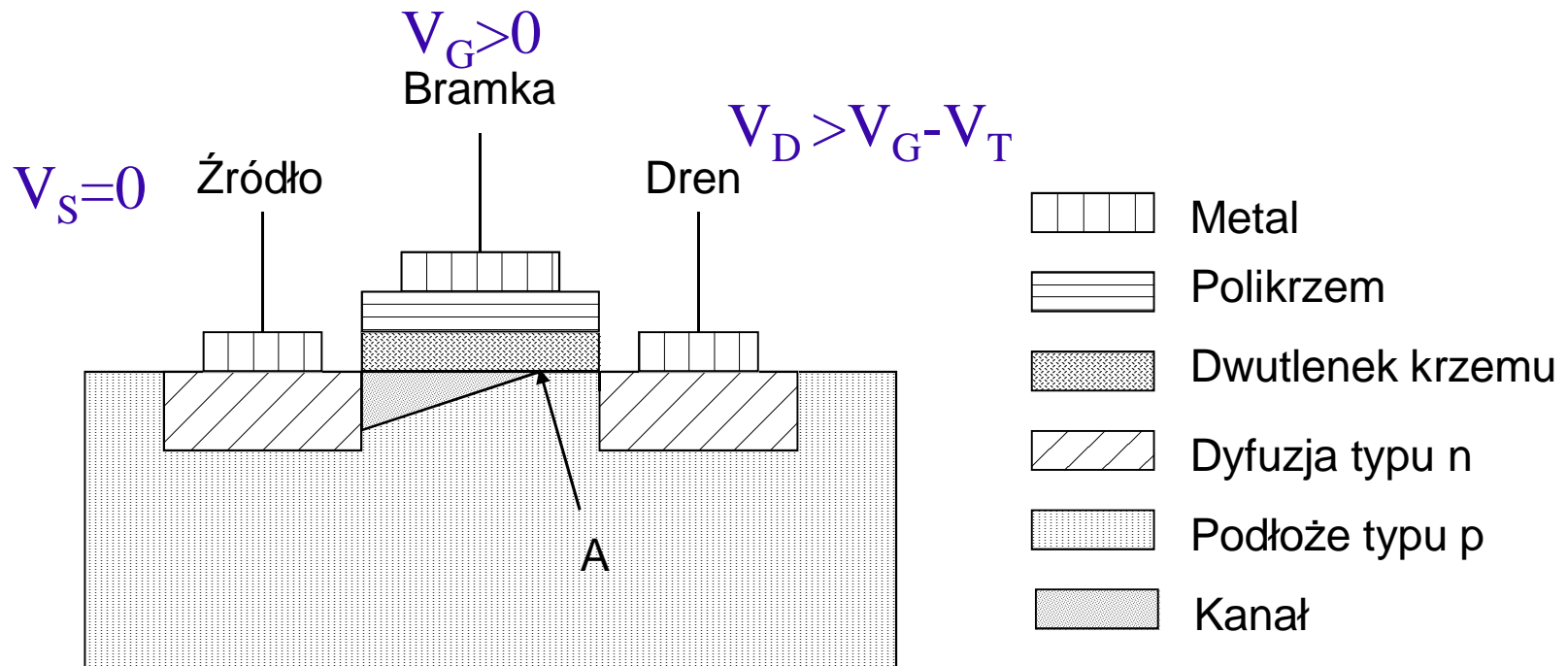
Przewodzący tranzystor nMOS



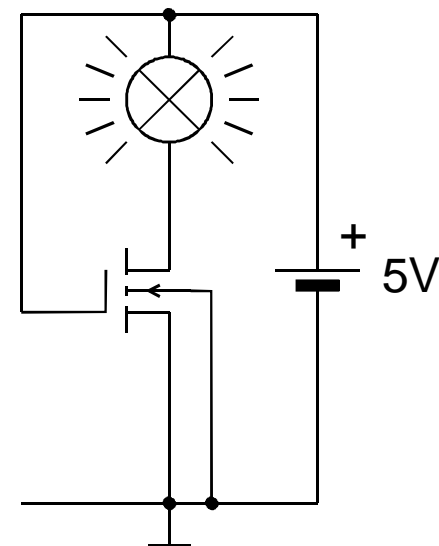
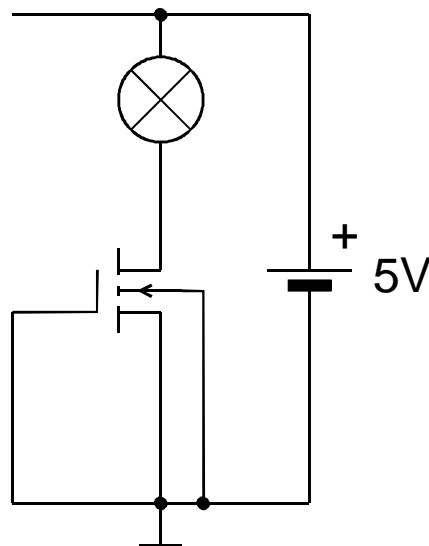
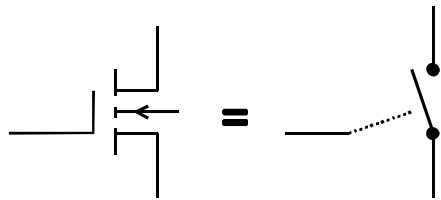
Przewodzący tranzystor nMOS na granicy nasycenia



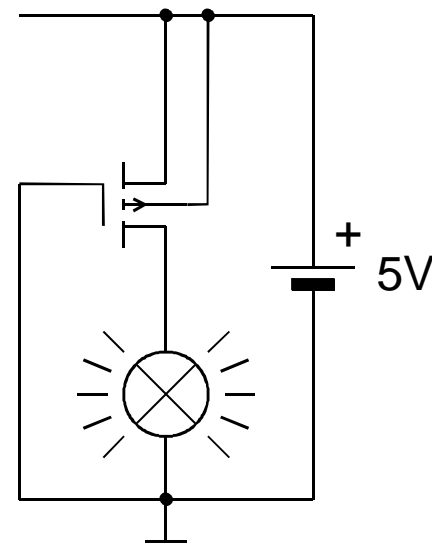
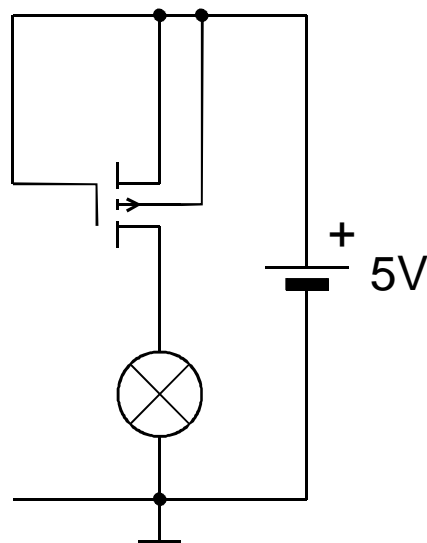
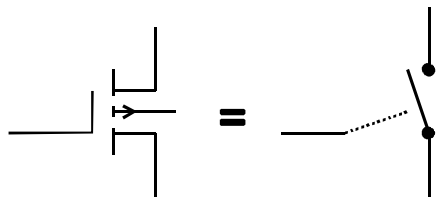
Nasycony tranzystor nMOS



Tranzystor nMOS jako przełącznik



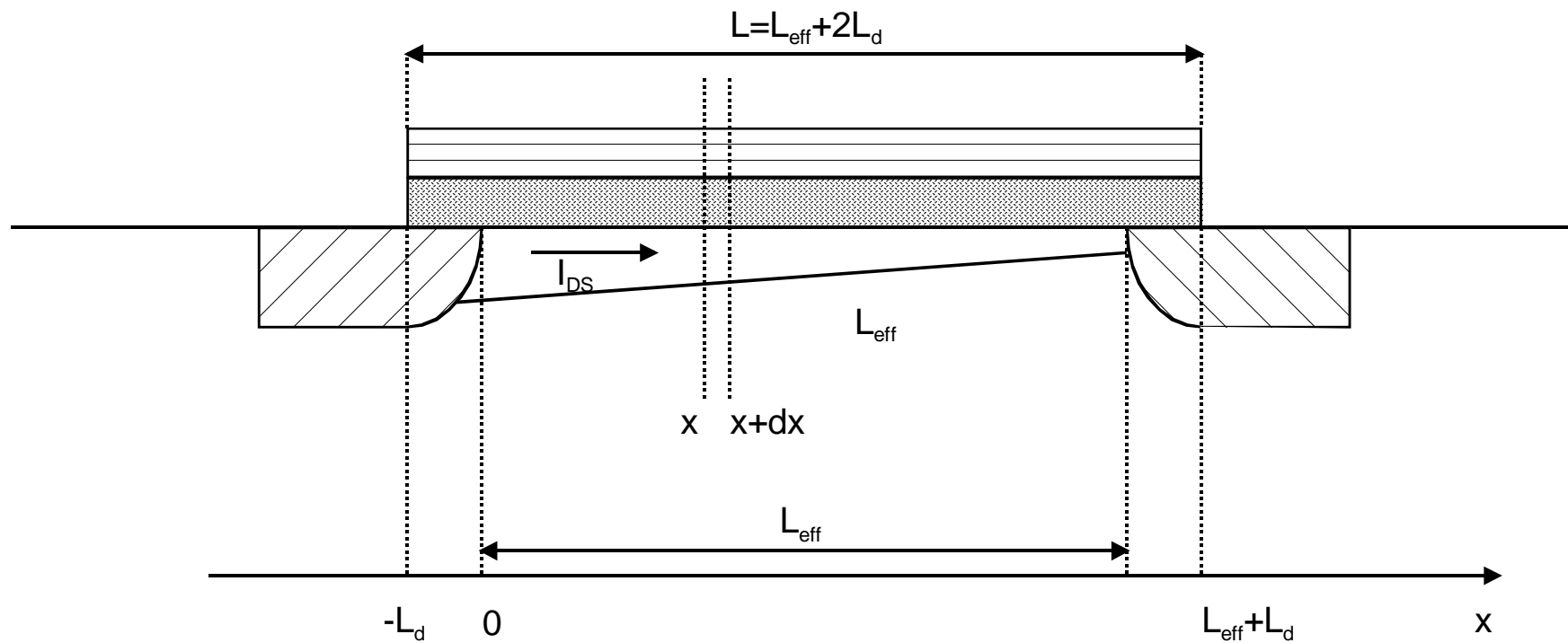
Tranzystor pMOS jako przełącznik



Założenia upraszczające do opisu ch-k MOS

- Rozwiązanie r-nia Poissona w 1 wymiarze – układ jest jednowymiarowy
- Ruchliwość nośników w kanale jest stała
- Jednorodne domieszkowanie podłoża
- Pomijalna rezystancja szeregową
- Prądy nasycenia złączy D-B, S-B są pomijalne
- Potencjał powierzchniowy niezależny od U_{GS}
- Ładunek obszaru zubożonego niezależny od położenia w kanale

Tranzystor MOS w zakresie liniowym



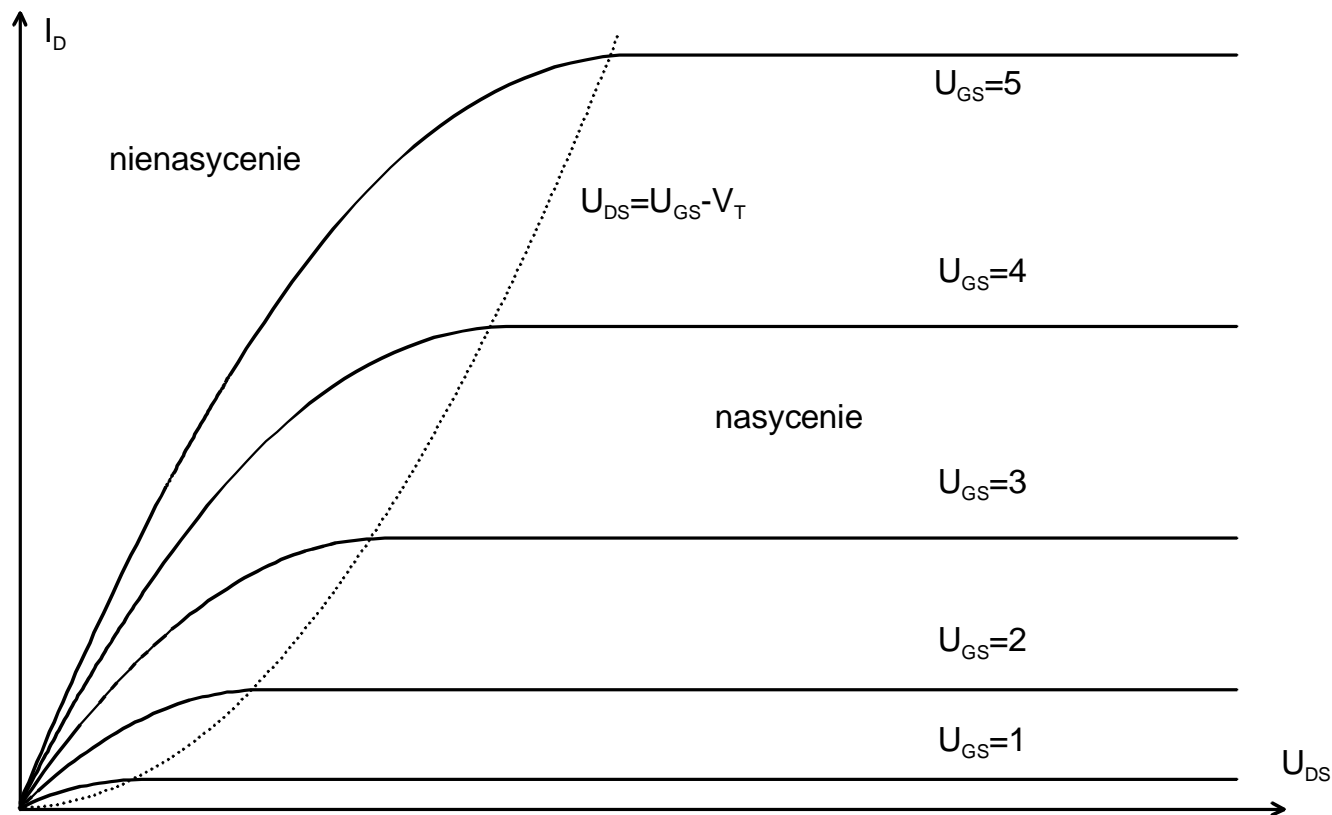
$$I_{DS} = \mu \frac{W_{eff}}{L_{eff}} C_{ox} \int_0^{U_{DS}} (U_{GS} - V_{T0} - V(x)) dV$$

$$I_{DS} = \mu \frac{W_{eff}}{L_{eff}} C_{ox} \left((U_{GS} - V_{T0}) U_{DS} - \frac{1}{2} U_{DS}^2 \right)$$

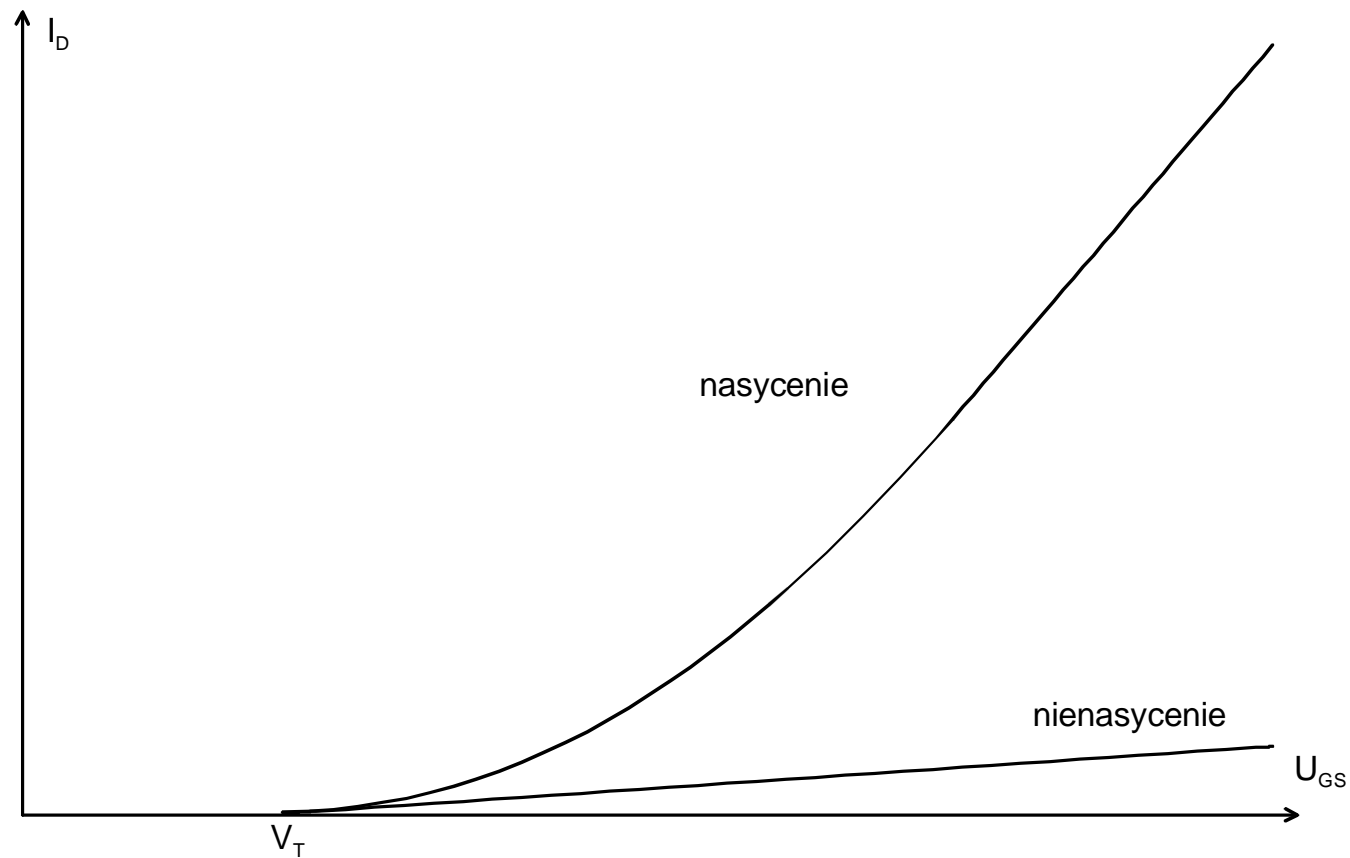
$$I_{DS} = k_p \frac{W_{eff}}{L_{eff}} \left((U_{GS} - V_{T0}) U_{DS} - \frac{1}{2} U_{DS}^2 \right) \quad \text{Nienasycenie}$$

$$I_{DS} = \frac{k_p}{2} \frac{W_{eff}}{L_{eff}} (U_{GS} - V_{T0})^2 \quad \text{Nasycenie}$$

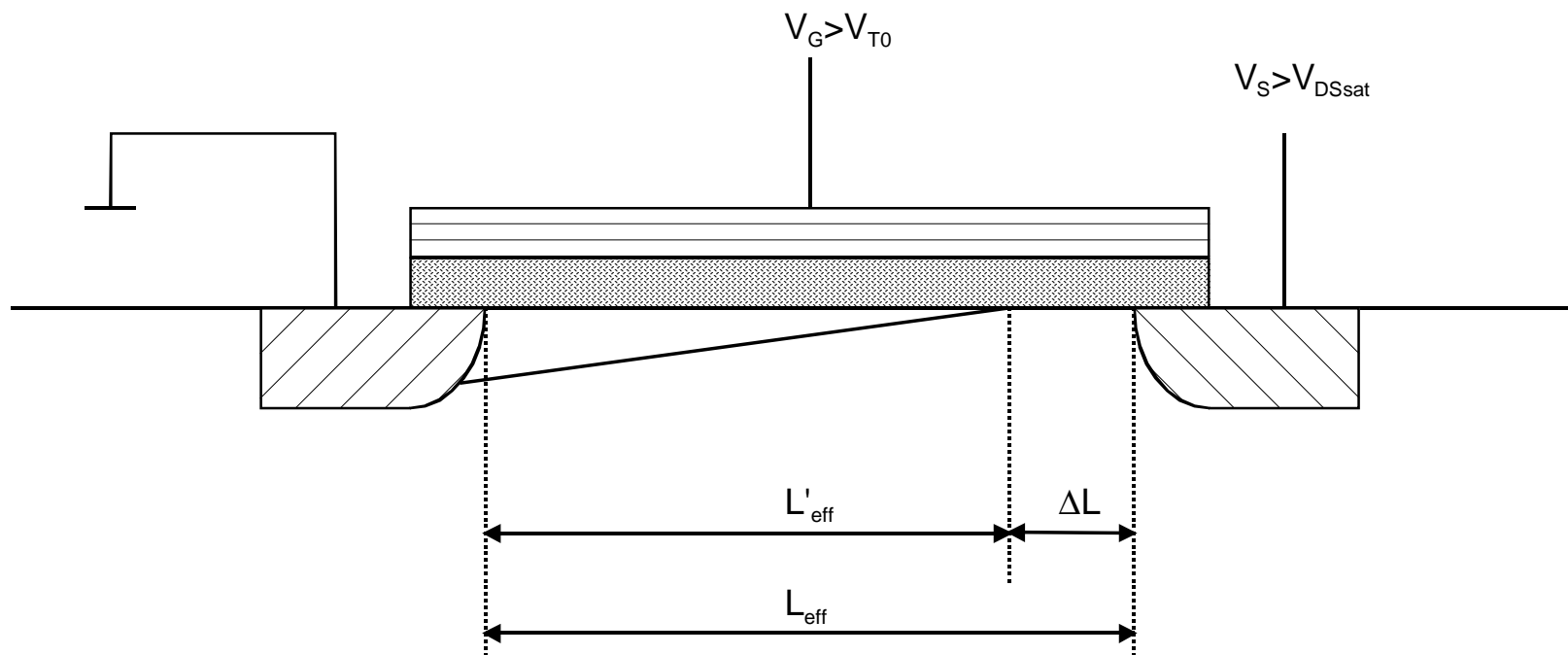
Charakterystyki wyjściowe MOS



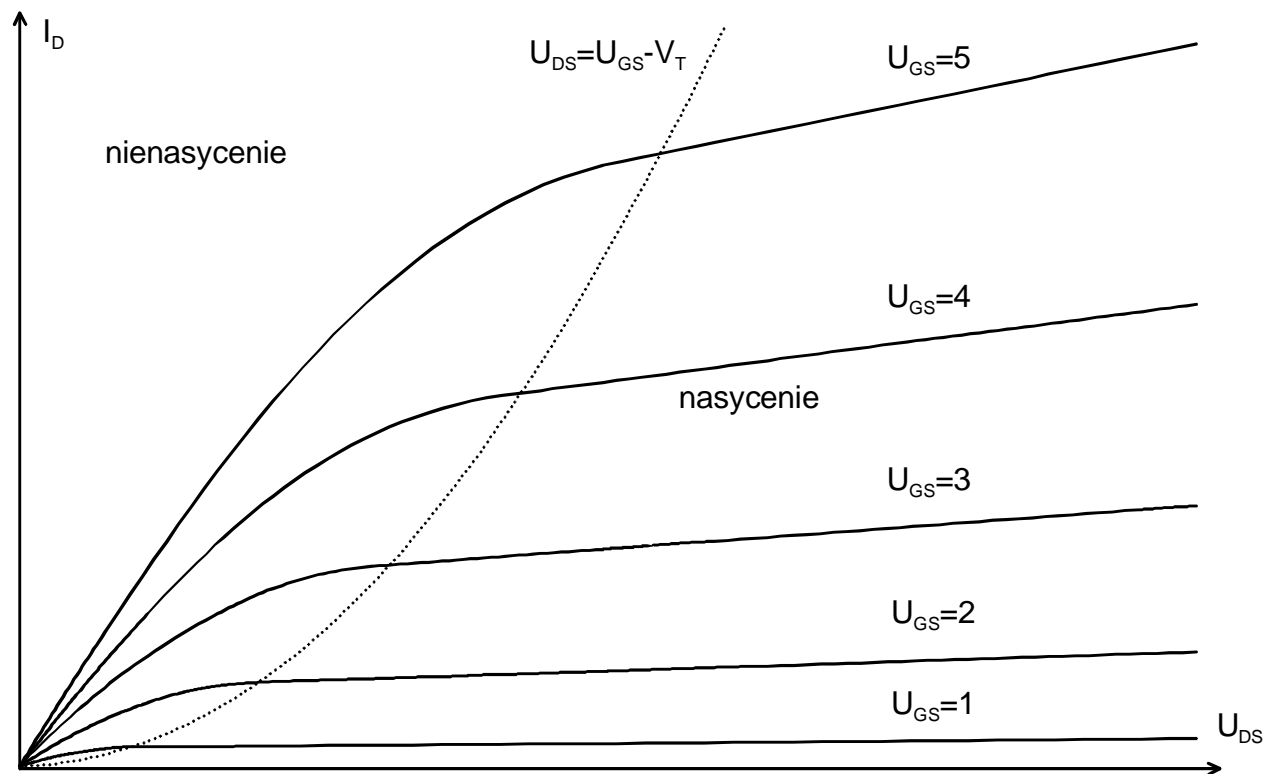
Charakterystyki przejściowe MOS



Modulacja długości kanału



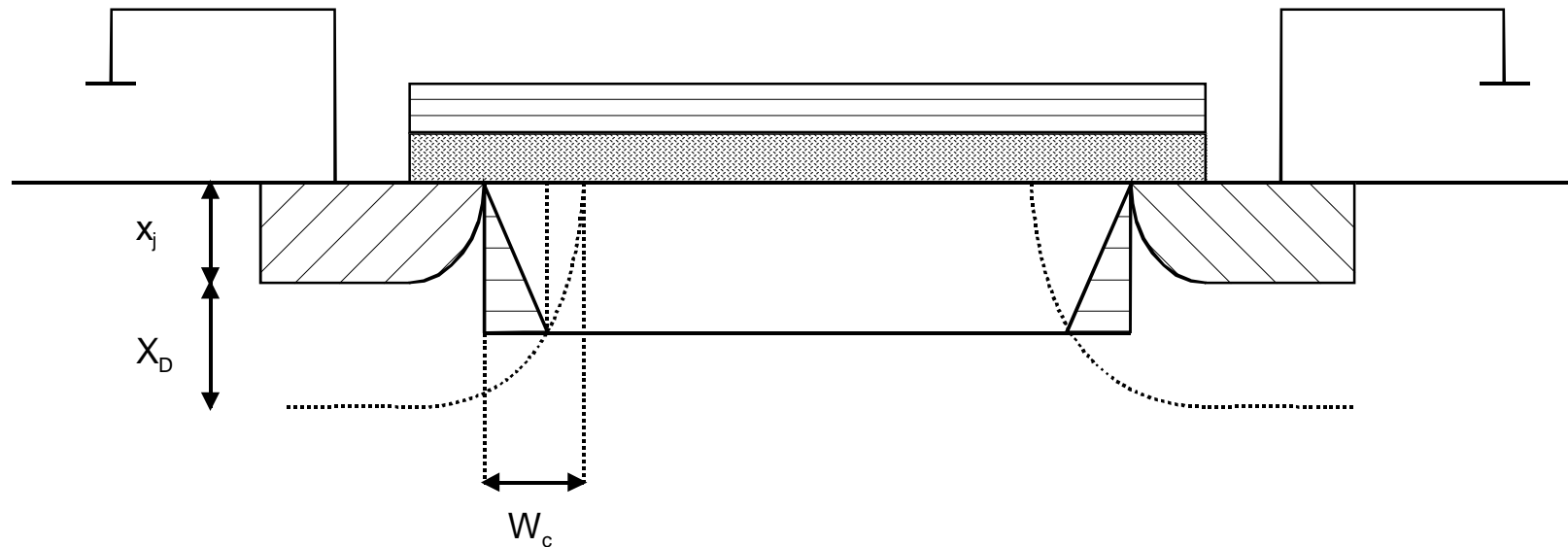
Model LEVEL1



SPICE DC Parameters for 1 μ m MOS

Parameter	nMOS	pMOS	Units	Description
VTO	0.7	0.7	volt	Threshold voltage
KP	8*10 ⁻⁵	2.5*10 ⁻⁵	A/V ²	Transconductance coefficient
GAMMA	0.4	0.5	V ^{0.5}	Bulk threshold parameter
PHI	0.37	0.36	volt	Surface potential at strong inversion
LAMBDA	0.01	0.01	volt ⁻¹	Channel length modulation parameter
LD	0.1*10 ⁻⁶	0.1*10 ⁻⁶	meter	Lateral diffusion
TOX	2*10 ⁻⁸	2*10 ⁻⁸	meter	Oxide thickness
NSUB	2*10 ¹⁶	4*10 ¹⁶	1/cm ³	Substrate doping density

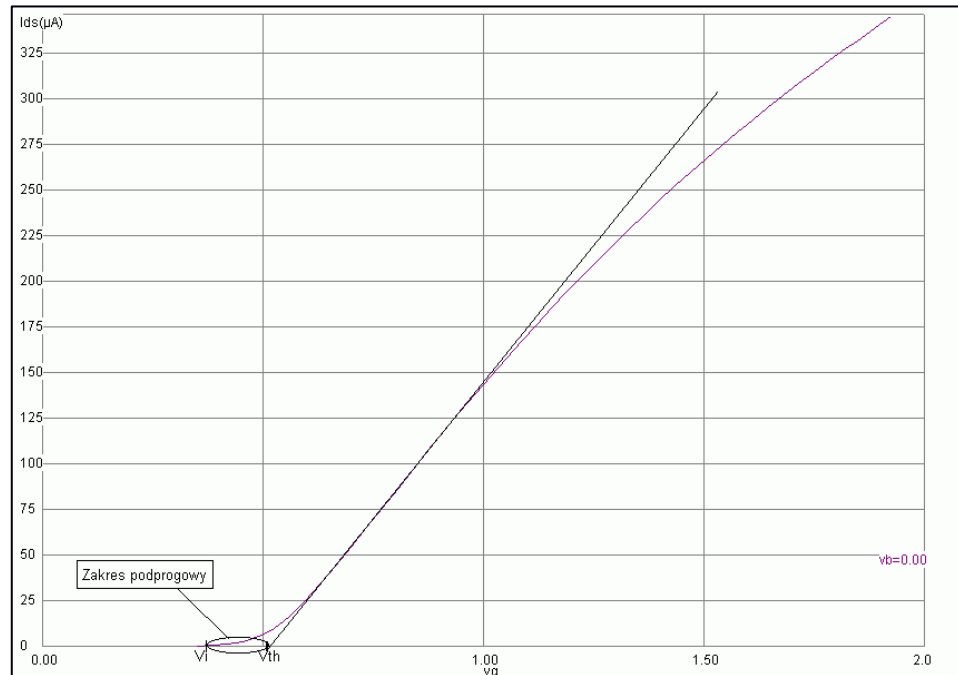
Aproksymacja ładunku przy pomocy trapezu



Zakres podprogowy (subthreshold region)

praca tranzystora w stanie słabej inwersji, definiowanym przez zakres potencjału powierzchniowego

$$\phi_f \leq \phi_s \leq 2\phi_f \quad (U_{FB} \leq U_{GS} \leq U_T)$$

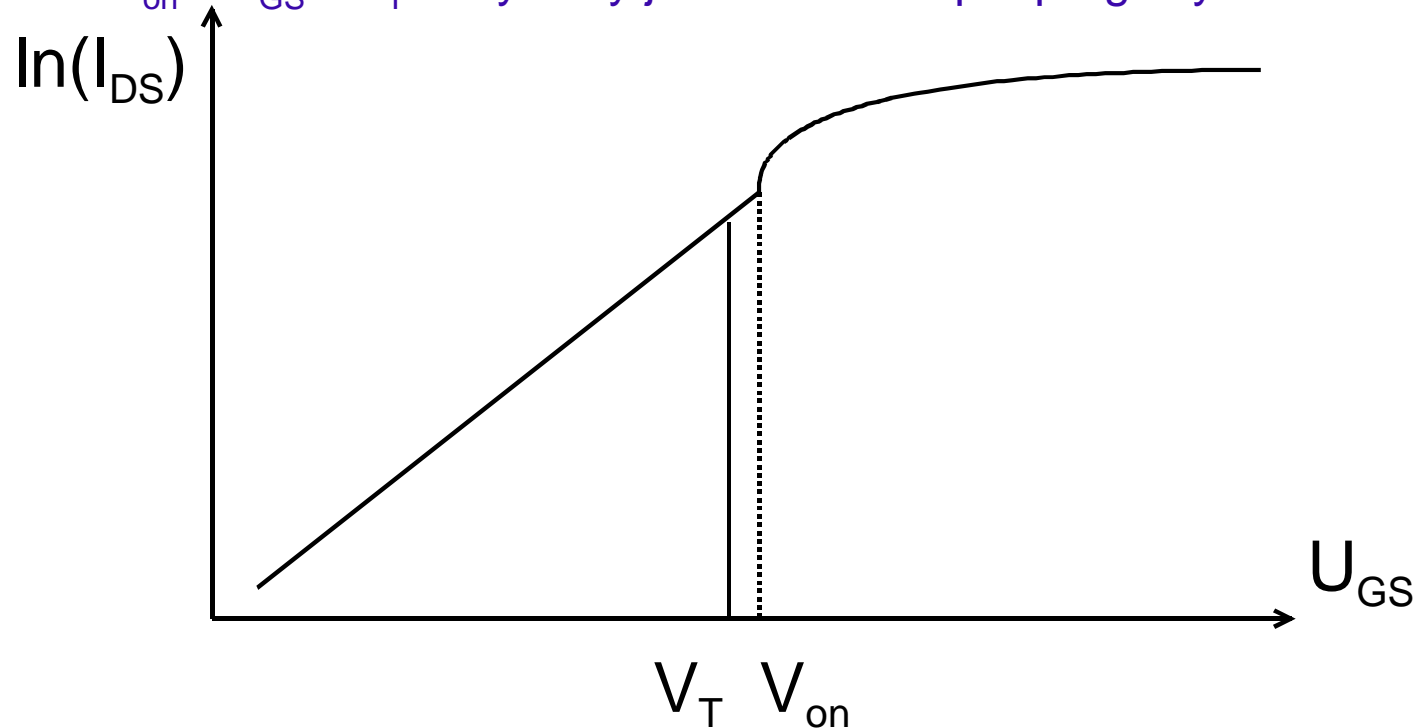


Zakres podprogowy

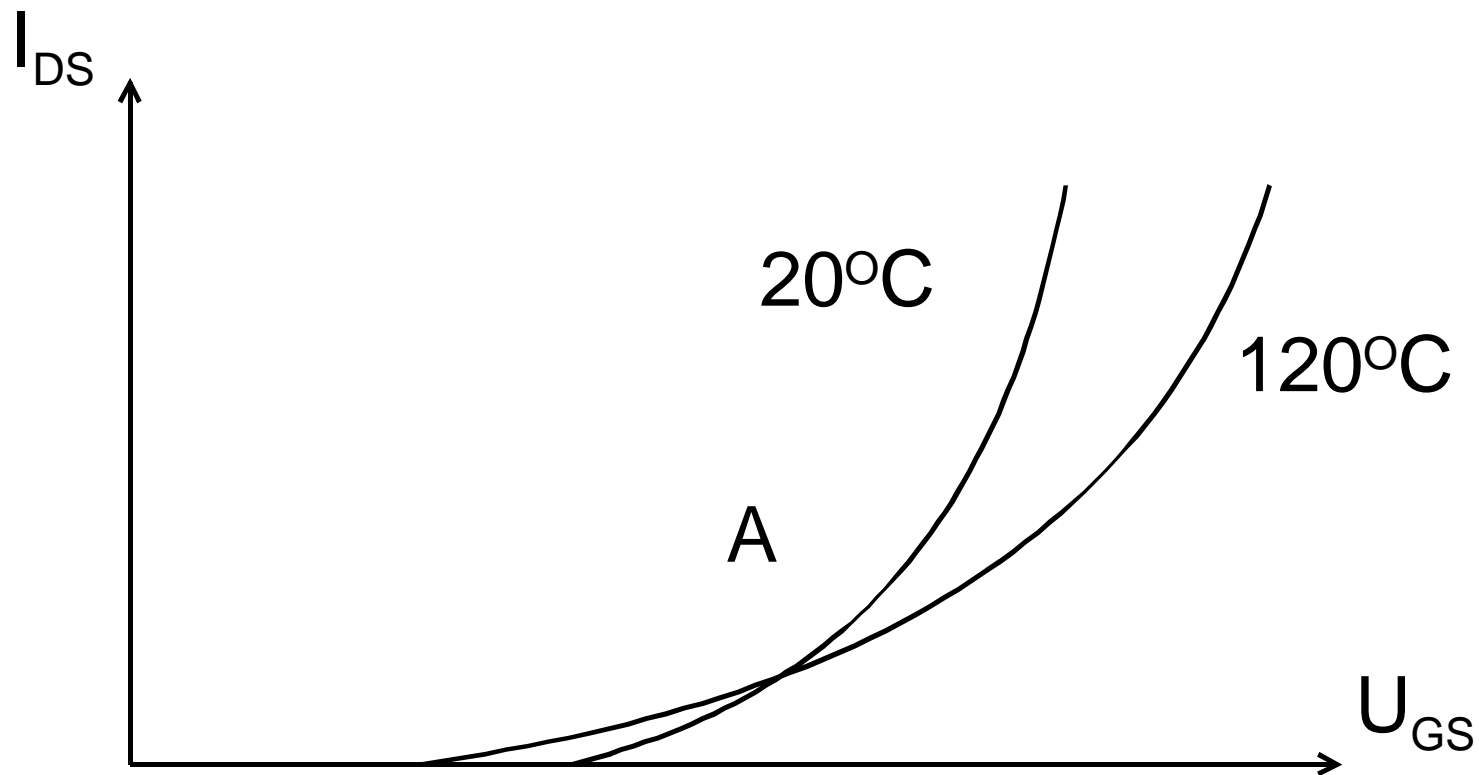
V_{on} - próg wyłączenia (OFF threshold)

V_T - próg załączania (ON threshold)

Przedział $V_{on} \leq V_{GS} \leq V_T$ nazywany jest zakresem podprogowym



Wpływ temperatury na charakterystyki MOS



Tranzystor o wymiarach submikronowych

Efekty krótkiego i wąskiego kanału

Pole elektryczne w kanale staje się bardzo wysokie

- ◆ Nasycenie v nośników
- ◆ Jonizacja zderzeniowa przy drenie
- ◆ Pasożytnicze efekty bipolarne

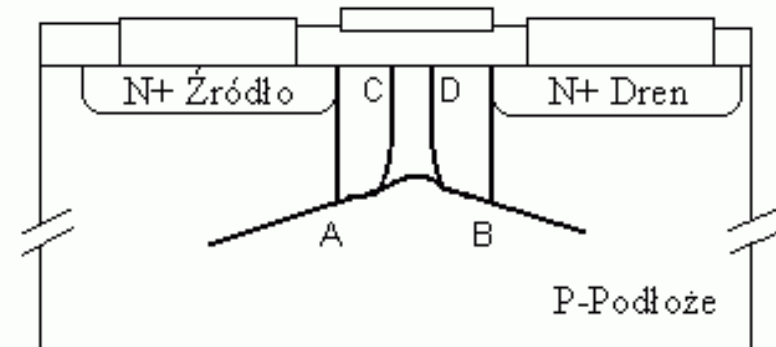
Tranzystor o wymiarach submikronowych

Zmniejsza się odległość S-D

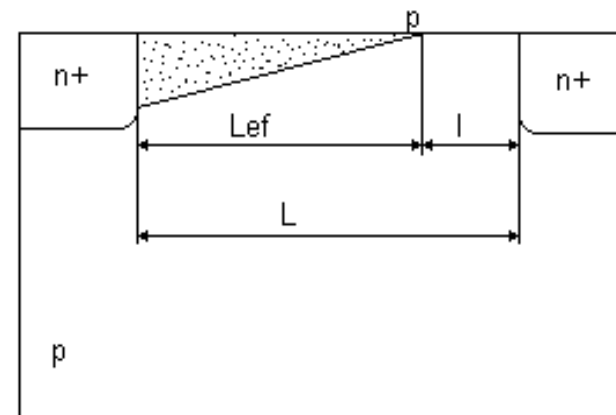
- ◆ Punch-through
- ◆ Modulacja długości kanału



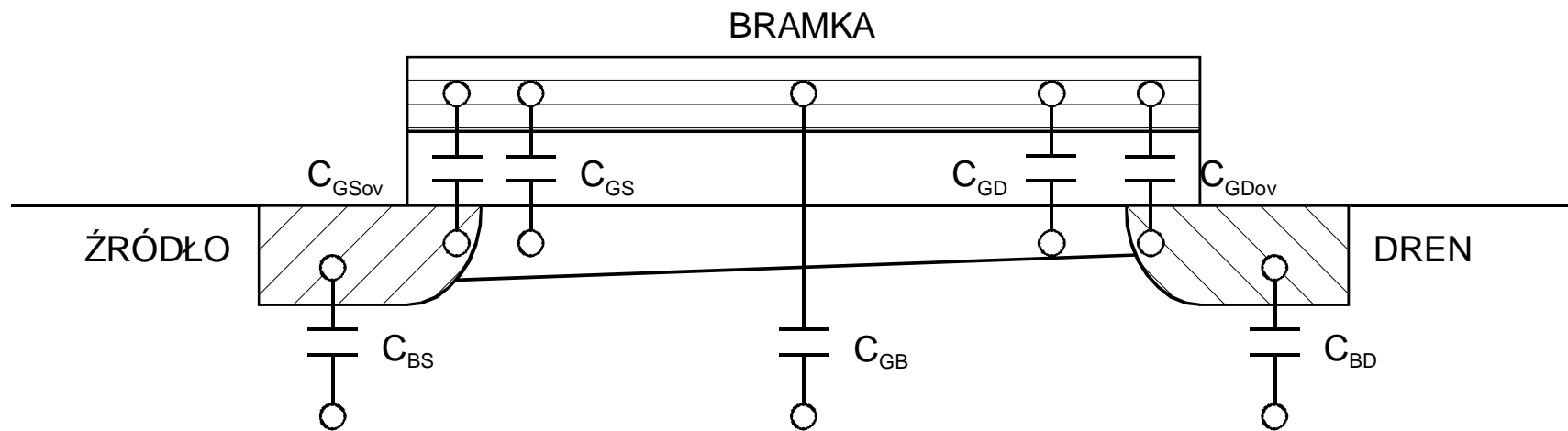
wzrost prądu progowego
dla $W/L = \text{const}$ i zmniejszenie
napięcia progowego



Obszary ładunku przestrzennego



Pojemności tranzystora MOS



Pojemności skupione:

- ◆ obszarów zubożonych C_{BD} C_{BS}
- ◆ związane z bramką

Pojemności tranzystora MOS

Zakres liniowy (pojemność $C_{GB} = 0$)

$$C_{GS} = \frac{2}{3} C_{ox} W_{eff} L_{eff} \left(1 - \frac{(U_{GS} - U_T)^2}{(U_{GS} - U_T + U_{GD} - U_T)^2} \right)$$

$$C_{GD} = \frac{2}{3} C_{ox} W_{eff} L_{eff} \left(1 - \frac{(U_{GD} - U_T)^2}{(U_{GS} - U_T + U_{GD} - U_T)^2} \right)$$

dla $U_{GS} \approx U_{GD}$ $C_{GS} \approx C_{GD} \approx \frac{1}{2} C_{ox} W_{eff} L_{eff}$

Zakres nasycenia (pojemność $C_{GD} = 0$)

$$C_{GS} = \frac{2}{3} C_{ox} W_{eff} L_{eff}$$

Czego nie uwzględnia model LEVEL3

- Efektu "gorących" nośników, czyli nośników nie będących w równowadze termodynamicznej z siatką krystaliczną.
- Zjawiska przekłucia (punch-through), czyli przebicia wynikającego z zetknięcia rozszerzających się obszarów zubożonych drenu i źródła.
- Nierównomiernego domieszkowania podłoża, wynikającego m.in. z powierzchniowej implantacji jonów w celu regulacji napięcia progowego.

Tranzystor MOS - podsumowanie

Zakres pracy	Napięcia na końcówkach
Zakres odcięcia, nieprzewodzenia	$U_{GS} < U_{FB}$
Zakres liniowy, nienasycony, trydowy	$U_{GS} \geq V_T$ i $U_{DS} < U_{Dsat}$
Zakres nasycenia, pentodowy	$U_{GS} \geq V_T$ i $U_{DS} \geq U_{Dsat}$
Zakres podprogowy, słabej inwersji	$U_{FB} \leq U_{GS} < V_T$

