



LABORATORIUM PRZYRZĄDÓW I UKŁADÓW MOCY

# Ćwiczenie 4P

## Właściwości dynamiczne tranzystorów polowych

### Tranzystor IGBT

Opracowanie ćwiczenia i instrukcji:  
Łukasz Starzak

Łódź 2019



## Spis treści

<b>B Wprowadzenie do ćwiczenia .....</b>	<b>5</b>
1. Cel i przebieg ćwiczenia.....	5
2. Tranzystor bipolarny z izolowaną bramką – IGBT.....	7
2.1. Wprowadzenie .....	7
2.1.a. Geneza i budowa .....	7
2.1.b. Charakterystyki statyczne i rola końcówek .....	8
2.2. Stan wyłączenia .....	10
2.2.a. Zakres zaworowy.....	10
2.2.b. Zakres odcięcia (blokowania).....	11
2.3. Stan załączenia .....	13
2.3.a. Zakres diodowy (przewodzenia).....	13
2.3.b. Wpływ struktury PNP .....	14
2.3.c. Charakterystyka wyjściowa w zakresie diodowym.....	15
2.3.d. Zakres nasycenia prądu (aktywny).....	16
2.4. Przełączanie .....	17
2.4.a. Rozważany układ pracy.....	17
2.4.b. Załączanie .....	17
2.4.c. Wyłączanie.....	19
2.5. Inne struktury tranzystorów IGBT .....	21
2.5.a. Tranzystor PT-IGBT.....	21
2.5.b. Tranzystory komplementarne .....	21
2.6. Parametry dynamiczne tranzystora IGBT.....	22
2.6.a. Parametry czasowe .....	22
2.6.b. Parametry energetyczne .....	24
<b>C Doświadczenie.....</b>	<b>27</b>
3. Pomiary.....	27
3.1. Opis układu pomiarowego .....	27
3.2. Przygotowanie do rejestracji przebiegów .....	29
Konfiguracja układu pomiarowego.....	29
Pomiar próbny.....	31
3.3. Wykonanie pomiarów przebiegów.....	33
Pełny cykl przełączania.....	33
Dokładna obserwacja stanu załączania i stanu wyłączania.....	33
Wpływ rezystancji bramkowej .....	34
Tranzystor MOSFET .....	34
Zakończenie pomiarów .....	35
<b>D Wyniki.....</b>	<b>37</b>
4. Opracowanie i analiza wyników .....	37
4.1. Parametry stanów statycznych.....	37
4.2. Parametry dynamiczne tranzystora MOSFET.....	38
Uruchomienie programu Octave .....	38
Wyznaczenie parametrów stanu załączania.....	38
Wyznaczenie parametrów stanu wyłączania .....	40
Podsumowanie wyników.....	40
Analiza parametrów czasowych.....	40
Analiza parametrów energetycznych.....	40
4.3. Parametry dynamiczne tranzystora IGBT.....	41
Wyznaczenie parametrów stanu załączania.....	41
Wyznaczenie parametrów stanu wyłączania .....	42
Podsumowanie wyników.....	43

Analiza parametrów czasowych .....	43
Ogon prądowy .....	43
Analiza parametrów energetycznych.....	43
4.4. Porównanie tranzystorów IGBT i MOSFET .....	44
<b>E Informacje.....</b>	<b>45</b>
5. Wymagana wiedza.....	45
5.1. Przygotowanie do wykonania ćwiczenia.....	45
5.2. Zakres kolokwium .....	45
6. Literatura.....	46

# B

## Wprowadzenie do ćwiczenia

---

### 1. Cel i przebieg ćwiczenia

---

Celem ćwiczenia jest zbadanie działania tranzystorów mocy w stanach dynamicznych. Pod tym względem zostaną porównane dwa przyrządy: bipolarny – IGBT i unipolarny – MOSFET. Ponieważ oba są sterowane napięciowo-ładunkowo, zaobserwowane różnice będą wynikiem wyłącznie odmiennego mechanizmu przewodzenia. Niemniej zostanie również zbadany wpływ obwodu sterowania na obwód główny tranzystora. W tym zakresie zmierzone zostaną czasy przełączania. Ich odmienne wartości pozwolą z kolei na określenie ich związku z energią cieplną wydzielaną w łączniku półprzewodnikowym.

Ćwiczenie będzie jednocześnie okazją do dokładniejszego poznania zasady działania jednego z najpopularniejszych przyrządów półprzewodnikowych mocy – tranzystora bipolarnego z izolowaną bramką (IGBT). Wybrany w tym celu przyrząd należy do serii standardowej, nieoptymalizowanej pod żadnym szczególnym kątem. Dzięki temu wyraźnie widoczne będą charakterystyczne cechy typowe dla tranzystorów IGBT w ogólności.

Niniejsza instrukcja zawiera informacje na temat zasady działania i metod wyznaczania parametrów wyłącznie tranzystora IGBT. Analogiczne informacje o tranzystorze MOSFET, a także szczegółową analizę sterowania polowego zawiera instrukcja 3P i podana w niej literatura, a w zakresie mocy strat i związanych z nią parametrów energetycznych – instrukcja 6P.



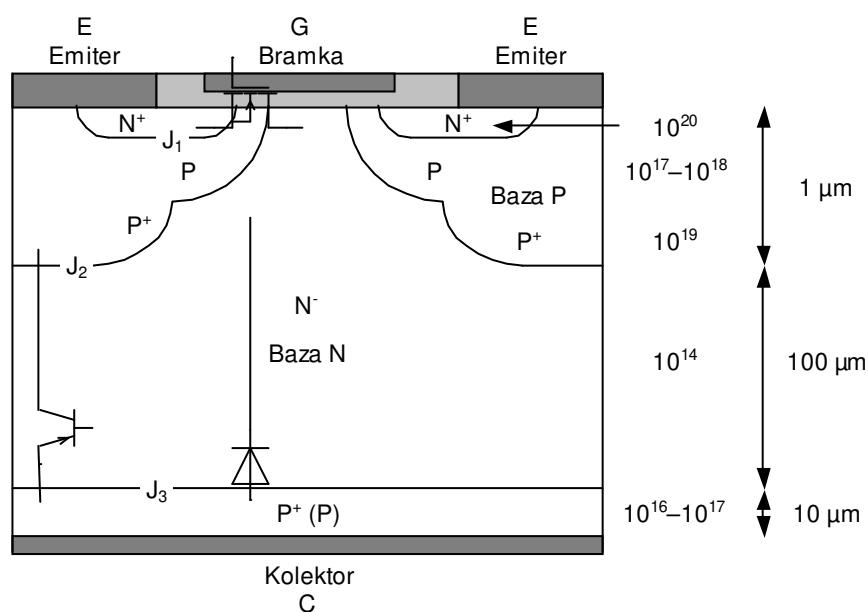
## 2. Tranzystor bipolarny z izolowaną bramką – IGBT

### 2.1. Wprowadzenie

#### 2.1.a. Geneza i budowa

Tranzystor IGBT (ang. *Insulated Gate Bipolar Transistor* ‘tranzystor bipolarny z izolowaną bramką’) został wprowadzony na rynek w późnych latach osiemdziesiątych XX w. w odpowiedzi na zapotrzebowanie przemysłu na przyrząd sterowany napięciowo-ładunkowo **zachowujący wszystkie zalety tranzystora MOSFET typu VDMOS, lecz charakteryzujący się znacznie mniejszą rezystancją w stanie załączenia przy nie zmienionej zdolności blokowania napięcia**. Chodziło o przyrząd wysokonapięciowy umożliwiający przewodzenie dużo większych prądów przy takiej samej mocy strat.

Tranzystor IGBT występuje w **dwóch zasadniczych odmianach**, bez przebicia skrośnego – NPT (z ang. *non-punch-through*) i z przebiciem skrośnym – PT (z ang. *punch-through*). W obu przypadkach pojedynczy tranzystor składa się z równoległego połączenia kilkuset tysięcy podstawowych komórek. Przekrój takiej komórki typu NPT, z częściej spotykanym kanałem typu N, przedstawiono na rys. 1.



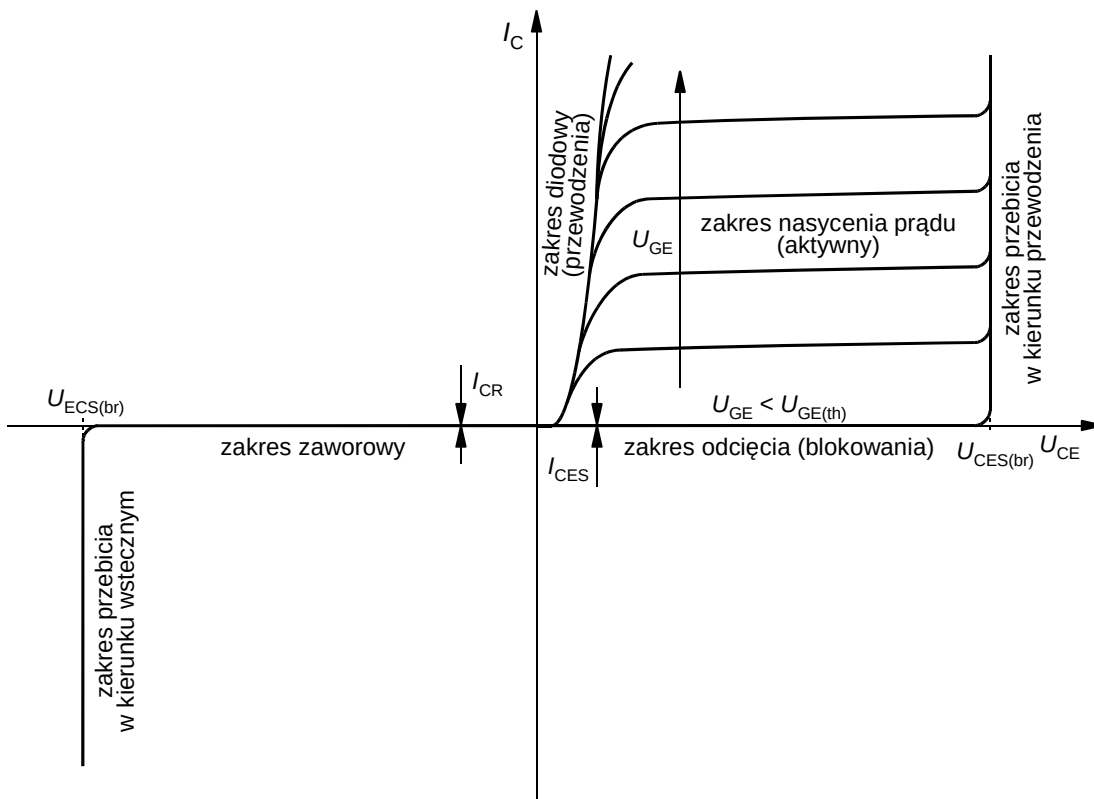
Rys. 1. Przekrój pojedynczej komórki tranzystora IGBT typu NPT z kanałem typu N wraz z rzędami wielkości koncentracji domieszek i grubości warstw; naniesiono elementy schematów zastępczych z rys. 3c-d

Technologia wytwarzania tranzystorów IGBT stanowi **rozwińnięcie technologii tranzystorów VDMOS**. Pierwsza historycznie struktura (typu NPT) powstała w latach 1980. przez prostą modyfikację struktury VDMOS. Poprzez zastąpienie warstwy  $N^+$  (pełniącej rolę drenu) przez warstwę P (pełniącą tu rolę kolektora) uzyskano możliwość **modulacji konduktywności obszaru  $N^-$** . Ponieważ koncentracja domieszek w obszarze P jest większa od koncentracji w obszarze  $N^-$ , do bazy N wstrzykiwane mogą być w dziury. Wynikowa koncentracja nośników staje się kilka rzędów wielkości większa niż koncentracja domieszek, w związku z czym konduktywność tego obszaru znacznie wzrasta (czyli jego rezystancja spada). Skoro w tranzystorze IGBT mamy do czynienia ze zjawiskiem dyfuzji, to analogicznie do diody PIN, a w przeciwieństwie do tranzystora VDMOS, będziemy mieć do czynienia z **przepływem nośników obu typów** – elektronów z emitera (który w strukturze VDMOS pełnił rolę źródła) przez kanał struktury MOS oraz dziur wstrzykiwanych z kolektora. Tranzystor IGBT jest więc przyrządem bipolarnym.

Zmiana typu przewodnictwa z unipolarnego na bipolarne pozwoliła na znaczne obniżenie wartości napięcia kolektor-emiter w stanie załączenia dla dużych gęstości prądu, kiedy liczba nośników nadmiarowych w bazie jest wysoka. Jednocześnie wysokie maksymalne napięcie blokowania nie uległo zmianie, gdyż w stanie wyłączenia złącze nie wstrzykuje nośników nadmiarowych, więc obszar  $N^-$  zachowuje się tak samo, jak w tranzystorze VDMOS. Wprowadzenie nośników mniejszościowych poskutkowało jednak **wydłużeniem czasu wyłączenia** przyrządu o czas konieczny na **usunięcie nośników mniejszościowych z obszaru  $N^-$**  w procesie rekombinacji (zjawisko tzw. **ogona prądowego**, ang. *current tail*), co z kolei wpłynęło na wzrost energii traconej w przyrządzie podczas wyłączenia.

### 2.1.b. Charakterystyki statyczne i rola końcówek

Budowa i działanie tranzystora IGBT są dokładnie opisane w literaturze [1]. W niniejszej instrukcji podane zostaną jedynie wiadomości niezbędne do zrozumienia wpływu wybranych czynników na parametry statyczne i dynamiczne tego przyrządu.



Rys. 2. Statyczne charakterystyki wyjściowe tranzystora NPT-N-IGBT z zaznaczonymi zakresami pracy

Rys. 2 przedstawia **statyczne charakterystyki wyjściowe** tranzystora NPT-IGBT z kanałem typu N. Można na nich wyróżnić cztery podstawowe **zakresy pracy**: zaporowy, odciążenia



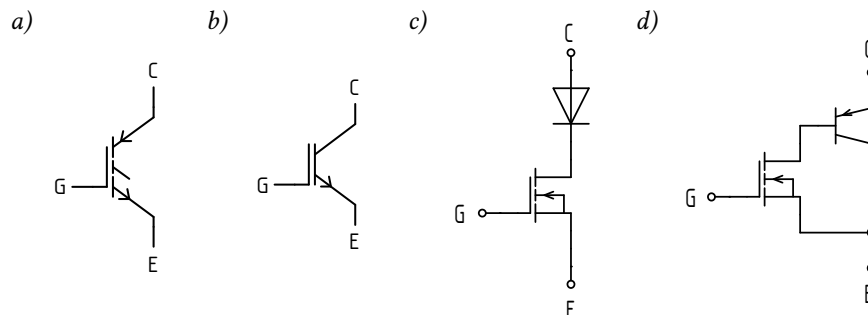
(blokowania), diodowy (przewodzenia) i nasycenia prądu (aktywny). Ponieważ tranzystory IGBT powstały dla potrzeb układów przełączających, **zakres aktywny nie jest wykorzystywany**. W odróżnieniu od tranzystorów VDMOS, nie dopuszcza się pracy tranzystorów IGBT w zakresach przebiecia, kiedy dochodzi do przebiecia lawinowego. Istnienie celowo wytworzonej, z zasady aktywnej struktury bipolarnej oznacza bowiem **duże prawdopodobieństwo wystąpienia przebiecia cieplnego** niszczącego przyrząd.

W celu analizy działania tranzystora IGBT najlepiej posłużyć się zastępczymi schematami elektrycznymi. Jego podstawowe właściwości można wyjaśnić w oparciu o dwa najprostsze, przedstawione na rys. 3c-d. Aby ułatwić zrozumienie roli poszczególnych elementów, zostały one naniesione na przekrój komórki tranzystora NPT z kanałem typu N z rys. 1. Strukturę tę można uznać za podstawową, choć współcześnie przeważają bardziej zaawansowane rozwiązania technologicznie.

Jak widać, tranzystor IGBT może być rozpatrywany jako **połączenie przyrządu unipolarnego z bipolarnym**. W przypadku przyrządu N-IGBT będzie to:

- 1° tranzystor N-MOSFET (patrz ćwiczenie 3 – jednak bez obszaru słabo domieszkowanego) i dioda (bipolarna typu PIN – patrz ćwiczenie 1F) – rys. 3c,
- 2° lub tranzystor N-MOSFET (jak wyżej) i tranzystor BJT PNP (jednak o fizycznej strukturze odmiennej od tranzystora dyskretnego analizowanego w ćwiczeniu 5P – tutaj posiada on długą bazę  $N^-$  i krótki kolektor silnie domieszkowany niż emiter; patrz rys. 1) – rys. 3d.

Należy sobie zdawać sprawę, że połączenie dyskretnych (oddzielnych) przyrządów nie dałoby dokładnie takiego samego efektu w działaniu. W rzeczywistym tranzystorze występuje bowiem wzajemne oddziaływanie między unipolarną a bipolarną ścieżką przewodnictwa, które nakładają się na siebie w tej samej objętości krzemu.



Rys. 3. Tranzystor IGBT z kanałem typu N: a, b) alternatywne symbole graficzne według normy IEC 60617; c) schemat zastępczy z diodą PIN; d) schemat zastępczy z tranzystorem PNP

**Sterowanie tranzystorem realizowane jest poprzez strukturę MOS** – z wykorzystaniem mechanizmu polowego z izolowaną bramką. Stąd nazwa końcówki sterującej – *bramka* (ang. *gate*), jak w przypadku tranzystora MOSFET. Z kolei **między końcówkami obwodu głównego występuje przewodnictwo bipolarne**, dlatego zostały one nazwane *emiterem* i *kolektorem* (ang. *emitter* i *collector*), jak w przypadku tranzystora BJT.

Należy jednak zwrócić uwagę, że **nazwy końcówek obwodu głównego odnoszą się do zachowania tranzystora IGBT jako całości**. Schodząc na poziom zjawisk fizycznych w strukturze półprzewodnikowej można stwierdzić, że w zakresie aktywnym to dolna warstwa P, przyłączona do wyższego potencjału, wstrzykuje nadmiarowe dziury do warstwy  $N^-$ , zaś górna warstwa przejmuje je poprzez pole elektryczne wstecznie spolaryzowanego złącza  $J_2$ . Tak więc warstwa przyłączona do elektrody nazwanej kolektorem fizycznie pełni rolę emitera struktury bipolarnej i odwrotnie. Znajduje to odzwierciedlenie w sposobie włączenia tranzystora BJT w obwód zastępczy (rys. 3d).

## 2.2. Stan wyłączenia

### 2.2.a. Zakres zaworowy

W zakresie zaworowym **złącze  $J_3$**  (patrz rys. 1) **spolaryzowane jest zaporowo**. Ponieważ między obszarami  $N^-$  i  $P^+$  występuje duża różnica koncentracji domieszek, obszar ładunku przestrzennego związany z polaryzacją wsteczną rozciąga się przede wszystkim w głąb słabiej domieszkowanego obszaru  $N^-$ . **Złącze  $J_2$  spolaryzowane jest w kierunku przewodzenia**, więc spadek potencjału na nim jest niewielki i w przybliżeniu całe **napięcie przyłożone do przyrządu odkłada się na obszarze bazy  $N^-$** . Uproszczony obraz rozkładu natężenia pola elektrycznego oraz potencjału elektrycznego w tym przypadku przedstawia rys. 4a (przyjęto, że potencjał elektrody kolektora wynosi 0, stąd potencjał elektrody emitera jest równy napięciu  $U_{EC}$ ).

Odwołując się do schematu zastępczego z rys. 3c, **dioda jest spolaryzowana wstecznie**, w związku z tym struktura nie może przewodzić prądu. Wartość **wstecznego prądu upływu  $I_{CR}$**  (ang. *reverse leakage current*) jest rzędu mikroamperów lub mniejszego. Moc strat jest więc pomijalnie mała.

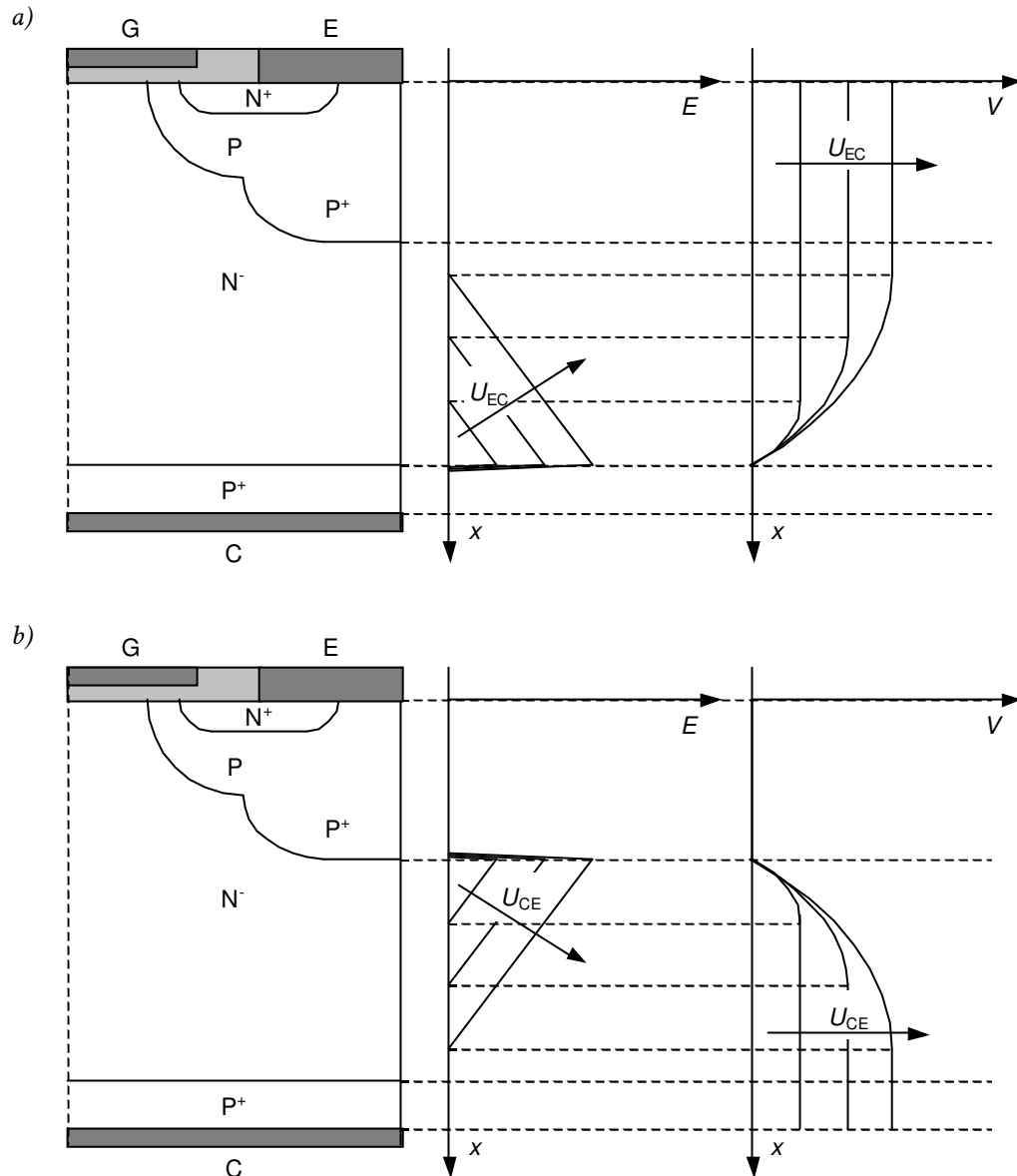
Struktura NPT-IGBT jest z zasady tak projektowana, aby nie zachodziło w niej przebicie skrośne bazy  $N$  – stąd skrót nazwy pochodzący od ang. *non-punch-through IGBT*. Natomiast przy pewnym natężeniu pola elektrycznego nośniki są rozpędzane do takiej prędkości, że ich energia kinetyczna oddana przy zderzeniu z węzłem sieci krystalicznej wystarcza na uwolnienie więcej niż jednego kolejnego elektronu. Każdy z tych nośników może być przyspieszony do prędkości pozwalającej na uwolnienie dalszych elektronów, co prowadzi do **lawinowego powielania** nośników.

Gwałtownie narastająca liczba nośników powoduje, że **przyrząd opuszcza zakres zaworowy i przechodzi do zakresu przebicia**, w którym jego rezystancja jest znikomo mała, a płynący przezeń prąd ograniczany jest wyłącznie przez obwód zewnętrzny. W przypadku tranzystora jest to oczywiście zjawisko niekorzystne, gdyż przestaje on pełnić funkcję otwartego łącznika. Za to przepływ dużego prądu przy wysokim napięciu i związana z tym generacja mocy może doprowadzić do przebicia cieplnego, które nieodwracalnie zniszczy tranzystor. Napięcie, przy którym przy złączu  $J_3$  zaczyna się powielanie lawinowe (zaczyna się ono właśnie przy złączu, gdyż jak widać na rys. 4a, tam natężenie pola jest największe), nazywa się **napięciem przebicia w kierunku wstecznym**.

Zjawiska przebicia są dokładnie analizowane w ćwiczeniu 1F. W tym miejscu możemy sobie więc pozwolić na podanie jedynie ostatecznych wyników analizy, którą można by przeprowadzić dla tranzystora IGBT. Podobnie jak w przypadku diody PIN, **napięcie przebicia złącza  $PN^-$  zależy od szerokości** (według rys. 1 – wysokości<sup>1</sup>) **i poziomu domieszkowania bazy  $N$** . Im mniejsza koncentracja domieszek, tym większe napięcie można przyłożyć do przyrządu bez nadmiernego zwiększania natężenia pola elektrycznego w bazie  $N$ . Zmniejszając domieszkowanie należy jednak również zwiększyć szerokość bazy  $N$ , gdyż inaczej zaszłoby przebicie skrośne bazy, tzn. obszar ładunku przestrzennego osiągnąłby granicę bazy – złącze  $J_2$ .

Zaznaczone na rys. 2 **napięcie przebicia w kierunku wstecznym przy zwartej bramce  $U_{ECS(br)}$**  (ang. *shorted gate reverse breakdown voltage*) jest **nieco mniejsze od napięcia przebicia samego złącza  $PN^-$** . Tłumaczy to schemat zastępczy z rys. 3d – identyczne zjawisko występuje bowiem w wysokonapięciowych tranzystorach BJT (zob. instrukcję 5P, par. 2.2). Ujmując rzecz skrótowo, wzmocnienie prądowe struktury PNP zwiększa natężenie prądu upływu, stąd powielanie lawinowe zaczyna się przy niższym napięciu.

<sup>1</sup> Tradycyjnie w dziedzinie wysokonapięciowych przyrządów półprzewodnikowych mówi się o szerokości (ang. *width*) słabo domieszkowanej bazy, skąd oznaczenie tego wymiaru  $W_b$ . Terminologia ta za punkt odniesienia bierze kierunek przepływu prądu głównego struktury. Jednocześnie jednak przekrój struktury podaje się w układzie pionowym, w związku z czym szerokość bazy jest wysokością tak narysowanej warstwy  $N^-$ . Dla uniknięcia niejednoznaczności, będziemy mówić zawsze o wysokości warstwy  $N^-$ , co będzie równoważne terminowi *szerokość bazy*.



Rys. 4. Uproszczony rozkład natężenia pola elektrycznego  $E$  i potencjału elektrycznego  $V$  w strukturze NPT-N-IGBT, przy założeniu jednorodnego domieszkowania, skokowego charakteru złącz i zaniebaniu zmian w kierunku poprzecznym: a) zakres zaworowy; b) zakres blokowania

**Zdolność tranzystorów IGBT do blokowania napięcia w kierunku wstecznym** nie w każdej aplikacji jest korzystna. Tranzystory VDMOS są jej pozbawione, gdyż posiadają w swojej strukturze równoległe do kanału złącze PN przewodzące przy wstecznej polaryzacji obwodu głównego. Aby uzyskać przyrządy bipolarne o analogicznym działaniu, produkuje się proste moduły scalone, zawierające tranzystor IGBT i diodę pozwalającą na przewodzenie prądu w kierunku wstecznym (od emitera do kolektora). Takie przyrządy znajdują zastosowanie np. w mostkowych układach sterowania silników prądu stałego.

### 2.2.b. Zakres odcięcia (blokowania)

W zakresie odcięcia potencjał kolektora tranzystora IGBT jest dodatni w stosunku do potencjału emitera ( $U_{CE} > 0$ ), natomiast napięcie bramka-emiter jest mniejsze od napięcia progowego struktury MOS. Zazwyczaj w przypadku przyrządów mniejszej mocy podaje się na tranzystor  $U_{GE} = 0$ , natomiast dla wprowadzenia i utrzymania w zakresie blokowania przyrządu większej mocy (szczególnie w układach ze znacznymi indukcyjnościami) konieczne jest często podanie ujemnego napięcia  $U_{GE}$ .

Ze wzajemnej polaryzacji elektrod kolektora i emitera wynika, że **złącza  $J_3$  i  $J_1$  są spolaryzowane w kierunku przewodzenia, a złącze  $J_2$  w kierunku zaporowym**. Obszar bazy N jest dużo słabiej domieszkowany niż obszar bazy P. Wobec tego, podobnie jak w zakresie zaworowym, ładunek przestrzenny występuje głównie **w obszarze  $N^-$ , na którym w uproszczeniu odkłada się całe napięcie kolektor-emiter**. Zobrazowano to na rys. 4b (przyjęto, że potencjał elektrody emitera wynosi 0, stąd potencjał elektrody kolektora jest równy napięciu  $U_{CE}$ ).

Odwołując się ponownie do schematu zastępczego z rys. 3c stwierdzamy, że **dioda jest spolaryzowana w kierunku przewodzenia**. Jednakże **tranzystor MOSFET jest wyłączony**, gdyż napięcie  $U_{GE}$  jest mniejsze od progowego. W związku z tym struktura nie przewodzi prądu. Dokładnie rzecz ujmując, w zakresie odcięcia przez tranzystor płynie pewien prąd upływu  $I_{CES}$  (prąd upływu w kierunku przewodzenia przy zwartej bramce, ang. *zero-gate-voltage forward leakage current*), zwany też prądem odcięcia (ang. *cut-off current*). Przy napięciu rzędu kilkuset woltów ma on wartość rzędu od 100  $\mu A$  do 1 mA w zależności od konstrukcji konkretnego tranzystora

Patrząc na rys. 4b można stwierdzić, że **struktura NPT-IGBT jest symetryczna pod względem napięcia przebiccia**. Napięcie przebiccia związane ze złączem  $J_2$  zależy od szerokości i domieszkowania bazy N w identyczny sposób, jak napięcie przebiccia związane ze złączem  $J_3$  i jest mu równe z dobrym przybliżeniem. Tu również struktura PNP wpływa na zmniejszenie efektywnego napięcia przebiccia – **napięcia przebiccia w kierunku przewodzenia przy zwartej bramce  $U_{CES(br)}$**  (ang. *shorted gate forward breakdown voltage*).

## 2.3. Stan załączenia

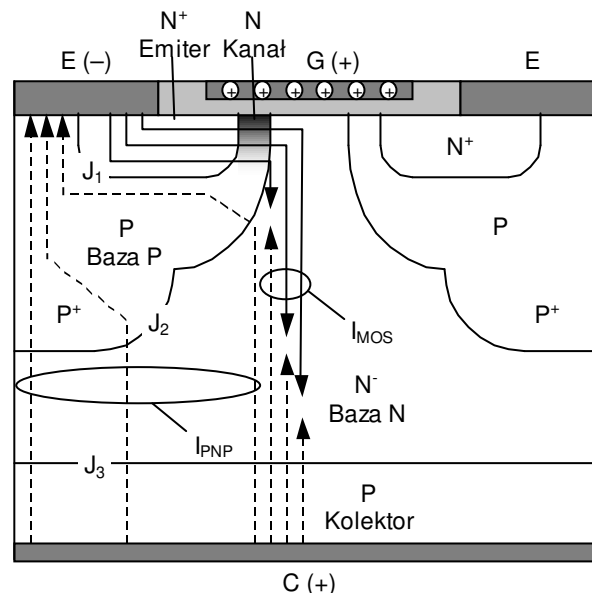
### 2.3.a. Zakres diodowy (przewodzenia)

Ze względu na obecność złącza  $J_3$ , któremu na schemacie zastępczym z rys. 3c odpowiada dioda, tranzystor IGBT może przewodzić prąd jedynie przy dodatniej polaryzacji kolektora względem emitera ( $U_{CE} > 0$ ). W tej sytuacji **złącza  $J_3$  i  $J_1$  są spolaryzowane w kierunku przewodzenia, a złącze  $J_2$  w kierunku zaporowym** – identycznie jak w zakresie odcięcia.

Drugim warunkiem jest doprowadzenie odpowiednio wysokiego dodatniego napięcia między bramką a emiter, w wyniku czego potencjał bramki staje się wyższy od potencjału obszaru P pod bramką (który jest zwarty z emiterem przez elektrodę, patrz rys. 1). W konsekwencji z obszaru tego wypychane są większościowe nośniki ładunku dodatniego (dziury), a jednocześnie przyciągane są doń mniejszościowe nośniki ładunku ujemnego (elektrony). Dla pewnego napięcia  $U_{GE}$  **w obszarze pod bramką następuje inwersja**, tj. zmiana typu przewodnictwa z P na N, gdyż koncentracja elektronów staje się większa od koncentracji dziur.

Przyjmuje się, że zdolność efektywnego przewodzenia prądu uzyskuje się w chwili, gdy koncentracja elektronów staje się równa koncentracji domieszek akceptorowych. Napięcie  $U_{GE}$ , przy jakim to następuje, nazywa się **napięciem progowym** (ang. *threshold voltage*) i oznacza  $U_{GE(th)}$ . Warstwę inwersyjną zdolną do efektywnego przewodzenia prądu między sąsiednimi warstwami nazywa się **kanalem** (ang. *channel*; zob. rys. 5; patrz instrukcja 3P, par. 2.2).

Po utworzeniu kanału, z uwagi na dodatnią polaryzację kolektora względem emitera, rozpoczyna się **przepływ elektronów przez kanał z obszaru emitera w stronę kolektora**, a więc do obszaru bazy N, co obrazują ciągłe linie na rys. 5. Jednocześnie, ze względu na polaryzację złącza  $J_3$  w kierunku przewodzenia, **z obszaru kolektora do obszaru bazy N są wstrzykiwane dziury**. Ponieważ oba obszary emitera  $N^+$  i kolektora P są silniej domieszkowane niż baza, do bazy napływa duża liczba elektronów i dziur nadmiarowych, przez co **koncentracja nośników w bazie znacząco wzrasta**. W konsekwencji rośnie konduktywność obszaru bazy N i spada jej rezystancja.



Rys. 5. Mechanizm przewodzenia prądu w strukturze IGBT: linie ciągłe – przepływ elektronów, linie przerywane – przepływ dziur (dla przejrzystości linie naniesiono w połowie komórki, w drugiej połowie przepływ jest symetryczny)

Co istotne, koncentracja nośników nadmiarowych zależy od intensywności ich wstrzykiwania. Ta zaś rośnie wraz ze wzrostem prądu przewodzonego przez strukturę. Tym samym konduktywność

obszaru bazy N rośnie ze wzrostem prądu, co nazywamy **modulacją konduktywności** bazy (patrz instrukcja 0, par. 6.5).

Przy wysokim napięciu  $U_{GE}$ , struktura MOS pracuje w swoim zakresie liniowym. Oznacza to, że – identycznie jak w tranzystorze MOSFET – napięcie na kanale  $U_{ch}$  jest liniową funkcją prądu kanału  $I_{mos}$  i nadwyżki napięcia  $U_{GE}$  ponad napięcie progowe:

$$I_{mos} = \frac{\mu_{ns} C_{ox}}{2L} \cdot W \cdot (U_{GE} - U_{GE(th)}) \cdot U_{ch} \quad (2.1)$$

gdzie:  $\mu_{ns}$  – ruchliwość elektronów w obszarze pod bramką,  $C_{ox}$  – pojemność tlenku bramki na jednostkę powierzchni,  $L$  – długość kanału podstawowej komórki,  $W$  – szerokość kanału (*de facto* suma szerokości kanałów wszystkich komórek elementarnych).

Napięcie na przyrządzie jest natomiast większe, niż to wynika z charakterystyki struktury MOS, jako że składają się na nie również spadki potencjału na obszarze bazy N i na złączu  $J_3$ . Z tego punktu widzenia tranzystor IGBT **zachowuje się jak dioda PIN** ( $P^+N^-N^+$ ), z tym że **elektrony z obszaru  $N^+$  do bazy  $N^-$**  nie są wstrzykiwane na zasadzie dyfuzji, lecz **napływają przez kanał tranzystora MOSFET**. Ideę tę odzwierciedla schemat zastępczy z rys. 3c.

### 2.3.b. Wpływ struktury PNP

Prosty schemat z rys. 3c nie uwzględnia jednak istnienia pionowej struktury PNP, częściowo równoległej do struktury MOS, a **działającej jak tranzystor bipolarny złączowy** (BJT). Zwróciliśmy już uwagę (par. 2.1.b), że tranzystor ten jest włączony odwrotnie do nazewnictwa końcówek, gdyż jego fizyczny emiter jest połączony z końcówką tranzystora IGBT zwaną kolektorem, a fizyczny kolektor – z końcówką zwaną emiterem (por. rys. 1 i 3d).

Z analizy rys. 1 wynika, iż bazą tego tranzystora PNP – którą stanowi warstwa bazy N tranzystora IGBT – jest dren struktury MOS. W taki też sposób sytuację przedstawia schemat zastępczy z rys. 3d. W związku z tym **przepływ prądu przez kanał MOS powoduje wysterowanie bazy tranzystora PNP**, na skutek czego tranzystor ten zaczyna pracować w zakresie aktywnym. Fizycznie wynika to z faktu, że część dziur wstrzykiwanych z obszaru kolektora struktury IGBT (emiter tranzystora PNP) nie rekombinuje w bazie N z elektronami tworzącymi prąd części MOS. Trafiają one w obszar ładunku przestrzennego wstecznie spolaryzowanego złącza  $J_2$ . W obszarze tym występuje silne pole elektryczne, które przenosi te nośniki do obszaru  $P^+$  pod elektrodą emitera struktury IGBT (kolektor tranzystora PNP). W ten sposób utworzona zostaje **druga ścieżka przepływu prądu od kolektora do emitera** (patrz rys. 5). Prąd płynący tą drogą oznaczmy przez  $I_{pnp}$ .

Działanie składowego tranzystora PNP można scharakteryzować poprzez statyczne wzmocnienie prądowe w konfiguracji wspólnej bazy<sup>2</sup>:

$$\alpha_{pnp} = \frac{I_{C(pnp)}}{I_{E(pnp)}} = \frac{I_{pnp}}{I_C} = \frac{I_{pnp}}{I_{pnp} + I_{mos}}, \quad (2.2)$$

przy czym  $I_C$  jest prądem kolektora całej struktury IGBT; stąd

$$I_{pnp} = \frac{\alpha_{pnp}}{1 - \alpha_{pnp}} I_{mos}, \quad (2.3)$$

zaś całkowity prąd kolektora

$$I_C = I_{mos} + I_{pnp} = \frac{1}{1 - \alpha_{pnp}} I_{mos}. \quad (2.4)$$

<sup>2</sup> Do oznaczeń końcówek tranzystora składowego PNP dodano indeks „pnp”, aby nie pomylić ich z końcówkami całej struktury IGBT, z której punktu widzenia pełnią one dokładnie odwrotne role.

Dzięki utworzeniu ścieżki dla prądu  $I_{pnp}$  uzyskujemy więc **większy prąd przewodzenia przy danym napięciu kolektor-emiter**, niżby to wynikało z szeregowego połączenia struktur MOS i PIN.

Przyjęcie szeregu uproszczeń pozwala na wyprowadzenie prostej zależności

$$\alpha_{pnp} \approx 1 - \frac{W_{B(eff)}^2}{2D_a \tau}, \quad (2.5)$$

gdzie:  $W_{B(eff)}$  – efektywna szerokość bazy tranzystora PNP (szerokość bazy N po odjęciu szerokości obszaru ładunku przestrzennego związanego z zaporowo spolaryzowanym złączem  $J_2$ ),  $D_a$  – ambipolarna stała dyfuzji (zależy od ruchliwości dziur i elektronów),  $\tau$  – czas życia nośników nadmiarowych w bazie N. Ze wzoru tego wynika, że **im węższa baza i dłuższy czas życia nośników, tym większe wzmocnienie tranzystora**. Jest to logiczne, gdyż jeżeli nośniki mają do pokonania krótszą drogę oraz rekombinują po dłuższym czasie, to większe jest prawdopodobieństwo ich dotarcia do obszaru ładunku przestrzennego złącza  $J_2$  zanim zrekombinują.

W typowych tranzystorach IGBT **wzmocnienie prądowe  $\alpha_{pnp}$  jest stosunkowo niskie**. Wynika to ze słabego domieszkowania emitera PNP (jako że jest to kolektor tranzystora IGBT) oraz dużej szerokości bazy N (wysokości warstwy  $N^-$ ). Z reguły mieści się ono w przedziale od 0,4 do 0,6. Oznacza to, że prąd emitera PNP stanowi około połowę prądu kolektora i jest rzędu prądu bazy PNP, tj. prądu kanału MOS, zaś Tym samym całkowity prąd  $I_C$  jest około dwukrotnie większy od prądu struktury MOS  $I_{mos}$ .

Niskie wzmocnienie prądowe jest **niekorzystne dla pracy łącznika w stanie załączenia**, gdyż oznacza zmniejszenie prądu kolektora (przy danym napięciu  $U_{CE}$ ) zgodnie z zależnością (2.4). Jednakże z punktu widzenia procesu wyłączania niekorzystne jest z kolei zbyt duże wzmocnienie, co zostanie uzasadnione w par. 2.4.

### 2.3.c. Charakterystyka wyjściowa w zakresie diodowym

Schemat zastępczy z diodą PIN pokazuje jasno, że spadek potencjału na przewodzącej strukturze IGBT jest sumą spadków na części MOS (tj. kanale) i na części PIN (tj. bazie N wypełnionej nośnikami nadmiarowymi oraz złączu  $J_3$ ). Zrozumiała jest więc **obecność na charakterystyce wyjściowej charakterystycznego kolana** (ang. *knee*, patrz rys. 2), o które przesunięta zostaje typowa charakterystyka tranzystora MOSFET. Powodem występowania kolana jest oczywiście fakt, że do przepływu jakiegokolwiek prądu między kolektorem a emiterem (tranzystora IGBT) niezbędne jest przekroczenie napięcia progowego złącza  $PN^- J_3$ .

Schemat z diodą nie tłumaczy jednak, dlaczego **nachylenie charakterystyki w zakresie diodowym jest dużo większe** (mniejsza rezystancja różniczkowa) **niż nachylenie charakterystyki tranzystora VDMOS** (o tych samych wymiarach i koncentracji domieszek) **w zakresie liniowym**. Właściwość ta ma dwojaką genezę.

Po pierwsze, rezystancja warstwy  $N^-$  w tranzystorze IGBT jest niższa niż w tranzystorze VDMOS. W tym pierwszym bowiem w **bazie N znajdują się nośniki nadmiarowe, których koncentracja jest rosnącą funkcją prądu**. Oznacza to modulację konduktywności, która powoduje, że rezystancja nie tylko jest niska, ale maleje ze wzrostem prądu. Tym samym nachylenie charakterystyki statycznej tranzystora IGBT jest większe, a dodatkowo rośnie ze wzrostem prądu.

Drugi powód można wyjaśnić dopiero w oparciu o schemat zastępczy z tranzystorem BJT (rys. 3d). Zauważmy, że schemat z rys. 3c stanowi w praktyce jego fragment obejmujący tranzystor MOSFET i złącze baza-emiter tranzystora PNP. Schemat ten nie uwzględnia więc przewodzenia prądu przez złącze baza-kolektor tranzystora PNP. Tymczasem równoległe do przewodzącego prąd elektronowy kanału MOS znajduje się złącze  $J_2$ , przez które płynie **dotądowy prąd dziurowy**. Równoległe połączenie tych elementów struktury powoduje, że przy danym napięciu  $U_{CE}$  przez przyrząd płynie prąd kolektora  $I_C$  większy niż przez sam kanał MOS. Odwracając rozumowanie – przy danym prądzie kolektora spadek potencjału kolektor-emiter będzie niższy niż na samym kanale MOS. Tym samym mniejsza będzie rezystancja kolektor-emiter, a więc nachylenie charakterystyki wyjściowej  $I_C = f(U_{CE})$  będzie większe.

W rozważanym dotąd zakresie pracy decydujący wpływ na zależność napięcia  $U_{CE}$  od prądu  $I_C$  mają wstrzykujące nośniki złącze PN  $J_3$  i wypełniona nośnikami nadmiarowymi warstwa  $N^-$ , podobnie do diody PIN. Wskutek tego przebieg charakterystyki wyjściowej **przypomina charakterystykę diody**. Stąd nazwa tego zakresu pracy – *diodowy*. Ponieważ w zakresie tym tranzystor może przewodzić duży prąd przy niskim spadku potencjału, jest on również nazywany *zakresem przewodzenia*.

Niekiedy spotyka się także nazwę *zakres nasycenia*, zapożyczoną od tranzystora BJT. Jest ona jednak myląca (wobec występowania zakresu *nasycenia prądu*) i niezgodna z fizyką działania tranzystora IGBT. **Struktura PNP pracuje w nim zawsze w zakresie aktywnym**, a nigdy nasycenia. Jej wejście w zakres nasycenia wymagałoby bowiem spolaryzowania złącza  $J_2$  w kierunku przewodzenia. To jednak jest niemożliwe, gdyż równoległe do tego złącza występuje kanał MOS mający charakter rezystancji, a to oznacza, że przy przepływie prądu w kierunku do emitera, napięcie musi być skierowane od emitera do kolektora, co dla złącza  $J_2$  stanowi kierunek zaporowy.

### 2.3.d. Zakres nasycenia prądu (aktywny)

Jeżeli zaczniemy zmniejszać napięcie bramka-emiter, to przy pewnej jego wartości **struktura MOS przejdzie w swój zakres nasycenia**. Oznacza to, że **prąd nasycia się** na wartości

$$I_{\text{mos}} = \frac{\mu_{\text{ns}} C_{\text{ox}}}{2L} \cdot W \cdot (U_{\text{GE}} - U_{\text{GE(th)}})^2 \quad (2.6)$$

Z tych powodów zakres ten nazywa się *zakresem nasycenia prądu*. Ponieważ prąd wyjściowy (główny) staje się wprost funkcją napięcia wejściowego (sterującego), tranzystor staje się *wzmacniaczem*. Stąd inna nazwa tego zakresu – *aktywny*.

Tranzystory IGBT nie są wykorzystywane w trybie wzmacniacza liniowego ze względu na dużą moc strat w zakresie aktywnym, która wynika ze znaczących wartości zarówno prądu, jak i napięcia. W związku z tym znajdują się one w tym zakresie **wyłącznie w stanach dynamicznych** załączania i wyłączania, tj. podczas przejścia z zakresu odcięcia do diodowego i odwrotnie.

Również w zakresie aktywnym przebieg charakterystyki wyjściowej w uproszczeniu stanowi sumę (wzdłuż osi napięcia) charakterystyki diody i tranzystora MOSFET w zakresie nasycenia (patrz rys. 2), jak to wynika ze schematu zastępczego z rys. 3c. Schemat ten jednak nie tłumaczy, dlaczego – w odróżnieniu od tranzystora VDMOS – **charakterystyka tranzystora IGBT wykazuje wyraźnie niezerowe nachylenie**.

Powyższy efekt można wyjaśnić wyłącznie uwzględniając obecność tranzystora PNP. Jest on bowiem typowy dla tranzystora BJT i wynika z fizyki jego działania w zakresie aktywnym. Napięcie  $U_{CE}$  polaryzuje wstecznie złącze  $J_2$ . Tym samym jego wzrost powoduje rozszerzanie się obszaru ładunku przestrzennego tego złącza. To z kolei powoduje, że **efektywna szerokość bazy N  $W_{B(\text{eff})}$  ulega zmniejszeniu**. Dzięki temu większa część dziur wstrzykiwanych z emitera PNP dociera do obszaru pola elektrycznego zanim zdąży zrekombinować. To zaś zwiększa liczbę dziur docierających do kolektora PNP, a więc zwiększa wzmocnienie prądowe, co opisuje zależność (2.5). W konsekwencji prąd kolektora IGBT rośnie zgodnie z równaniem (2.4).

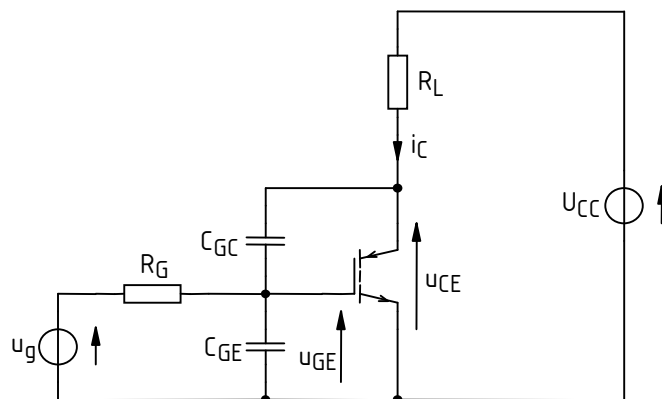


## 2.4. Przełączanie

### 2.4.a. Rozważany układ pracy

Przebieg procesów dynamicznych podczas przełączania tranzystora IGBT zostanie omówiony na przykładzie najprostszego układu – łącznika z jednym tranzystorem i obciążeniem o charakterze rezystancyjnym w postaci opornika  $R_L$  (rys. 6). Nie jest to przypadek najbardziej typowy dla tranzystora IGBT, gdyż pracuje on zwykle z obciążeniem indukcyjnym; jednakże umożliwi on prześledzenie zjawisk w stanach dynamicznych w najprostszy sposób. Kondensatory  $C_{GE}$  i  $C_{GC}$  przedstawiają wewnętrzne pasożytnicze pojemności tranzystora. Opornik  $R_G$  reprezentuje sumaryczną rezystancję obwodu bramki. Sterowanie jest realizowane przez źródło impulsów prostokątnych napięcia  $u_g$  o poziomie wysokim  $U_{GG(on)} > U_{GE(th)}$  i poziomie niskim  $U_{GG(off)}$ ; dla uproszczenia przyjmujemy  $U_{GG(off)} = 0$  V. Zasilanie obwodu mocy stanowi źródło napięcia stałego o wartości  $U_{CC}$ .

Idealizowany obraz przebiegów w układzie z rys. 6 przedstawia rys. 7.



Rys. 6. Układ pracy tranzystora IGBT z obciążeniem rezystancyjnym z zaznaczonymi elementami pasożytniczymi istotnymi dla stanów dynamicznych

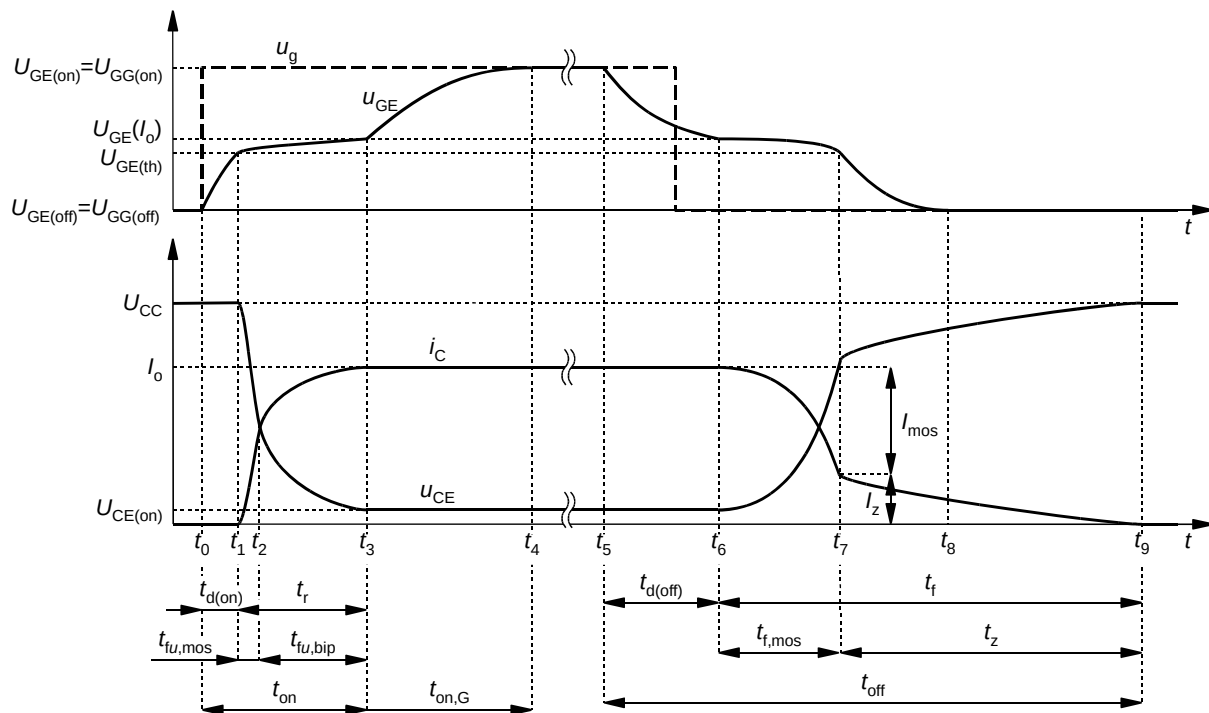
### 2.4.b. Załączanie

W chwili  $t_0$  napięcie generatora sygnału bramkowego  $u_g$  narasta w krótkim czasie do wartości  $U_{GG(on)}$ . W wyniku tego **generator dostarcza ładunek do pojemności  $C_{GE}$**  ze stałą czasową wynikającą z wartości  $R_G$  i  $C_{GE}$ . Ponieważ potencjał kolektora pozostaje stały, musi również mieć miejsce odbieranie ładunku z pojemności  $C_{GC}$ . To drugie zjawisko nie wpływa jednak znacząco na przebiegi z powodu niskiej wartości nieliniowej pojemności  $C_{GC}$  w tej chwili.

**Pojemności pasożytnicze  $C_{GE}$  i  $C_{GC}$  tranzystora IGBT są związane ze strukturą MOS i dlatego mają identyczną genezę i charakter oraz zbliżone właściwości** do pojemności  $C_{GS}$  i  $C_{GD}$  tranzystora VDMOS. Zostały one szczegółowo opisane w instrukcji 3P (rozd. 2). Tak więc pojemność  $C_{GE}$  jest pojemnością liniową związaną z układami: bramka – tlenek – obszar źródła  $N^+$  oraz metalizacja bramki – tlenek – metalizacja źródła (emitera IGBT). Z kolei pojemność  $C_{GC}$  jest nieliniową pojemnością wykazującą silną, malejącą zależność od napięcia  $U_{CE}$ . Stąd podany wyżej wniosek o niskiej wartości pojemności, jako że napięcie  $U_{CE}$  w rozważanym etapie załączania pozostaje wysokie.

Napięcie bramka-emiter narasta do momentu osiągnięcia wartości napięcia progowego  $U_{GE(th)}$  w chwili  $t_1$ . W obszarze P pod bramką bardzo szybko **indukuje się wówczas kanał**. W wyniku tego **rezystancja obwodu głównego tranzystora (kolektor-emiter) znacznie spada** – z wartości rzędu megaomów do kilku omów, co odpowiada zasadniczo rezystancji warstwy  $N^-$ . Do napięcia odłożonego na tej rezystancji dodaje się oczywiście spadek potencjału na złączu  $J_3$ , jednak jego udział w napięciu  $u_{CE}$  jest w tej chwili niewielki. Rezystancja kolektor-emiter staje się więc

porównywalna z typową rezystancją obciążenia i **napięcie  $u_{CE}$  szybko spada na zasadzie dzielnika napięcia.**



Rys. 7. Przebiegi  $u_{GE}$ ,  $u_{CE}$  i  $i_C$  w cyklu przełączania tranzystora IGBT z obciążeniem rezystancyjnym

W chwili  $t_2$  część MOS tranzystora jest już załączona i baza tranzystora PNP jest wysterowana. Bezwładność części bipolarnej jest jednak dużo większa. **W bazie tranzystora PNP znajduje się znikoma ilość nośników nadmiarowych**, z czego wynika stosunkowo duża rezystancja i nadal wysoki spadek potencjału na przyrządzie. Z napięciowego prawa Kirchhoffa wartość prądu kolektora wynosi zawsze

$$i_C = \frac{U_{CC} - u_{CE}}{R_L}. \quad (2.7)$$

W przypadku idealnego łącznika  $u_{CE} = 0$ , więc

$$I_{C(id)} = \frac{U_{CC}}{R_L}. \quad (2.8)$$

jednak w rozważanym momencie stan taki nie został jeszcze osiągnięty. Prąd kolektora nie osiąga więc jeszcze swojej maksymalnej wartości, bliskiej  $I_{C(id)}$ .

Jednakże w miarę napływu do bazy elektronów z emitera i dziur z kolektora, konduktywność obszaru  $N^-$  rośnie, co skutkuje **dalszym zmniejszaniem się spadku potencjału na przyrządzie**. W wyniku tego prąd kolektora rośnie zgodnie z równaniem (2.7), co – jak wynika z analizy bipolarnego przewodnictwa dyfuzyjnego – powoduje **dalszy wzrost konduktywności i jeszcze większe zmniejszenie spadku potencjału**.

W chwili  $t_3$  napięcie kolektor-emiter ustala się na niskiej wartości odpowiadającej zakresowi diodowemu  $U_{CE(on)}$ . Jak wynika z charakterystyki wyjściowej tranzystora, w zakresie diodowym dalsze zwiększanie napięcia  $u_{GE}$  nie powoduje już znaczącego spadku napięcia  $u_{CE}$ . W zależności od wartości prądu  $I_0$  i napięcia  $u_{GE}$ , napięcie  $U_{CE(on)}$  wynosi zwykle od 0,5 V do 3 V. Skoro napięcie  $u_{CE}$  ustala się, to również prąd kolektora osiąga wartość ustaloną  $I_0$  narzuconą przez obwód zewnętrzny ( $I_0 \approx I_{C(id)}$ ).

W związku ze zmniejszaniem się potencjału kolektora w przedziale  $t_1-t_3$ , musi nastąpić rozładowanie pojemności  $C_{GC}$  – silnie nieliniowej pojemności złączonej złącza  $J_2$  (rys. 1). Posiada ona w tej chwili dużą wartość (zwiększającą się wraz ze zmniejszaniem napięcia  $u_{CE}$ ), dodatkowo widzianą na wejściu zmnożoną przez wzmocnienie napięciowe tranzystora (efekt Millera). Skutkiem tego jest bardzo znaczne **zwiększenie stałej czasowej ładowania bramki**, co znajduje odzwierciedlenie w charakterystycznym załamaniu na przebiegu napięcia  $u_{GE}$ .

Zatrzymanie opadania napięcia  $u_{CE}$  w chwili  $t_3$  oznacza zmniejszenie wzmocnienia napięciowego tranzystora do zera i efekt Millera zanika. Pojemność wejściowa spada i napięcie  $u_{GE}$  zaczyna ponownie szybko **narastać do wartości  $U_{GG(on)}$  wymuszonej przez generator**. Szybkość narastania jest jednak mniejsza niż w przedziale  $t_0-t_1$ , gdyż pojemność  $C_{GD}$  ma obecnie (przy mniejszym napięciu  $u_{CE}$ ) większą wartość. Stan ustalony w obwodzie bramki zostaje osiągnięty w chwili  $t_4$ .

W chwili  $t_4$  **kończą się więc wszelkie stany nieustalone** związane z załączaniem struktury IGBT, które rozpoczęły się w chwili  $t_0$ . Jeżeli jednak rozpatruje się tranzystor w sposób uproszczony jako łącznik, to istotny jest wyłącznie obwód główny (kolektor-emiter). Z tego punktu widzenia **załączanie trwa wyłącznie do chwili  $t_3$** , kiedy to tranzystor uzyskuje zdolność przewodzenia pełnego prądu obciążenia  $I_o$ . Dlatego czas od  $t_0$  do  $t_3$  nazywa się czasem załączania tranzystora  $t_{on}$ .

Wyróżnia się przy tym czas właściwego załączania obwodu głównego – czas narastania  $t_r$  oraz czas opóźnienia przy załączaniu  $t_{d(on)}$ . Czas  $t_r$  można podzielić na dwa odcinki według kryterium napięcia  $u_{CE}$ : czas opadania napięcia wynikający z załączenia części MOS  $t_{fu,mos}$  oraz czas opadania napięcia wynikający z załączania części bipolarnej  $t_{fu,bip}$ .

#### 2.4.c. Wyłączenie

Proces wyłączenia tranzystora rozpoczyna się w chwili  $t_5$ , gdy napięcie generatora  $u_g$  w krótkim czasie opada do wartości  $U_{GG(off)}$ . W wyniku tego przeładują się pojemności  $C_{GE}$  i  $C_{GC}$ . Dopóki ładunek bramki jest większy od niezbędnego do pracy części MOS w zakresie liniowym, w obwodzie głównym nie obserwujemy prawie żadnych zmian (może wystąpić nieznaczne zwiększenie napięcia  $u_{CE}$  ze względu na zależność od  $u_{GE}$ ).

W chwili  $t_6$  część MOS wchodzi w zakres nasycenia, czyli zaczyna się jej wyłączenie: rezystancja rośnie, spada więc prąd. Jednocześnie rośnie napięcie  $u_{CE}$ , gdyż na zasadzie dzielnika napięcia, mniejsze napięcie odkłada się na rezystancji obciążenia. Szybkość wzrostu napięcia  $u_{CE}$  jest zasadniczo **zależna od szybkości usuwania nośników z obszaru  $N^-$**  przy złączu  $J_2$ , gdzie musi powstać obszar ładunku przestrzennego wynikający z polaryzacji zaporowej napięciem o znacznej wartości. **Wyłączenie części MOS kończy się w chwili  $t_7$** , kiedy napięcie  $u_{GE}$  spada poniżej wartości progowej  $U_{GE(th)}$  i **zanika kanał**. Prąd części MOS **nie może więc już płynąć**.

W przybliżeniu można uznać, że ze względu na dużą bezwładność mniejszościowych dziur w bazie N, do chwili  $t_7$  druga składowa prądu kolektora nie zdążyła się znacząco zmienić. Dlatego prąd kolektora osiąga wartość

$$i_C = I_o - I_{mos} = \frac{\alpha_{pnp}}{1 - \alpha_{pnp}} I_{mos} = \alpha_{pnp} I_o = I_z. \quad (2.9)$$

W bazie N nadal są obecne nośniki nadmiarowe, co powoduje, że **przepływ prądu kolektora jest podtrzymywany aż do chwili  $t_9$ , gdy wszystkie one zrekombinują**. Rekombinacja odbywa się w warstwie  $N^-$ , jak również w warstwie P kolektora. Wynika to z występowania wstecznego wstrzykiwania elektronów z warstwy  $N^-$  do warstwy P – różnica koncentracji domieszek między obszarami  $N^-$  i P (w strukturze NPT) nie jest bowiem bardzo duża.

Dokonujące się w ten sposób wyłączenie tranzystora składowego PNP jest wyraźnie dłuższe, niż dla tranzystora dyskretnego. **Nie ma bowiem możliwości usunięcia nośników nadmiarowych przez przepływ wstecznego prądu bazy**. Przepływ taki jest skutecznie blokowany przez wyłączony tranzystor składowy MOS. Wynikający stąd charakterystyczny, wydłużony kształt prądu kolektora dał temu fragmentowi przebiegu nazwę **ogona prądowego** (ang. *current tail*).

Czas zaniku ogona prądowego od chwili  $t_7$  do  $t_9$  może być nawet rzędu mikrosekund. Jest on w przybliżeniu proporcjonalny do czasu życia nośników nadmiarowych  $\tau$  w bazie N. Prąd wyrażony wzorem (2.9) jest wysokością ogona prądowego, który zgodnie z normą oznacza się indeksem „z”.

Występowanie ogona prądowego oznacza przepływ prądu wyjściowego przy wysokim napięciu kolektor-emiter, co **powoduje znaczący wzrost energii wydzielanej podczas wyłączenia** przyrządu (w stosunku do energii już wydzielonej do chwili  $t_7$ ). Ta dodatkowa energia jest proporcjonalna do napięcia w stanie wyłączenia (blokowania), wysokości ogona prądowego i czasu życia nośników:

$$W_{C(\text{off},z)} \propto U_{CE(\text{off})} \cdot I_z \cdot \tau = U_{CC} \cdot \alpha_{\text{pnp}} \cdot I_o \cdot \tau. \quad (2.10)$$

**Występowanie ogona prądowego jest więc zjawiskiem niekorzystnym.** Duża część badań nad strukturami IGBT dotyczy minimalizacji ogona prądowego – zmniejszenia wysokości i skrócenia czasu zaniku. Niestety znaczne zmniejszenie czasu życia nośników  $\tau$  w strukturze NPT nie jest możliwe, gdyż spowodowałoby nieakceptowalny wzrost rezystancji obszaru  $N^-$ , i tym samym napięcia  $U_{CE}$ , w zakresie diodowym. Nie można również znacząco zmniejszyć wzmocnienia prądowego  $\alpha_{\text{pnp}}$ , gdyż to także wywołałoby wzrost napięcia  $U_{CE}$  (przy założeniu stałego prądu  $I_C$ ).

Z przeprowadzonej powyżej analizy wynika, że od chwili  $t_7$  napięcie  $u_{GE}$  nie ma już żadnego wpływu na działanie tranzystora. Opada ono do wartości  $U_{GG(\text{off})}$  z szybkością wynikającą z rozładowywania pojemności wejściowej (głównie  $C_{GE}$ ) tranzystora. Proces ten kończy się w chwili  $t_8$ .

**Wyłączanie tranzystora IGBT** rozpatrywanego jako łącznik – a więc z punktu widzenia obwodu głównego – **kończy się dopiero, gdy całkowicie zanika ogon prądowy.** Stąd czas wyłączenia  $t_{\text{off}}$  wyznaczany jest od chwili  $t_5$  do  $t_9$ . Można w nim wyróżnić czas opóźnienia przy wyłączeniu  $t_{d(\text{off})}$  i czas opadania (prądu)  $t_f$ . Ponieważ na czas opadania składają się dwa procesy o znacznie różnym czasie trwania, wyróżnia się w nim odcinek związany z wyłączeniem struktury MOS  $t_{f,\text{mos}}$  oraz odcinek związany z ogonem prądowym  $t_z$ .

## 2.5. Inne struktury tranzystorów IGBT

### 2.5.a. Tranzystor PT-IGBT

Analiza działania tranzystora IGBT została oparta na strukturze NPT-N-IGBT. Jak już jednak wspomniano w par. 2.1.a, równolegle produkowane są tranzystory z przebiciem skośnym PT-N-IGBT (ang. *punch-through IGBT*), a także – głównie jako części układów scalonych – tranzystory o strukturze poziomej LIGBT (ang. *Lateral IGBT*). Układy scalone mocy są odrębnym, szerokim zagadnieniem, które wykracza poza zakres niniejszego przedmiotu. Natomiast tranzystory PT-IGBT są dość popularne, szczególnie w aplikacjach małej i średniej mocy (jak spotykane w laboratorium).

**Najważniejszym elementem struktury tranzystora PT-IGBT** odróżniającym go od NPT-IGBT jest **dotatkowa, niezbyt wysoka warstwa  $N^+$ , zwana buforem**, znajdująca się między kolektorem  $P^+$  a bazą  $N^-$ . Ta drobna z pozoru modyfikacja ma bardzo duży wpływ zarówno na działanie tranzystora, jak i na proces produkcyjny. Jej zadaniem jest uodpornienie tranzystora na przebicie skośne bazy  $N^-$  w zakresie blokowania dzięki zmianie układu warstw  $PN^-P^+$  na  $PN^-N^+P^+$  (patrz instrukcja 0, par. 5.3). Z tej właściwości wynika nazwa przyrządu.

Aby tranzystor PT-IGBT działał poprawnie bez utraty korzystnych właściwości, musi być on wykonany z większą precyzją (niż tranzystor NPT-IGBT) co do wysokości i domieszkowania warstw. Zwiększa to oczywiście jego koszt, jednak **w licznych zastosowaniach zalety tranzystora PT-IGBT kompensują tę wadę**. Te zalety to:

- zwiększenie początkowego spadku prądu w czasie wyłączenia, czyli zmniejszenie wysokości ogona prądowego;
- skrócenie ogona prądowego w wyniku szybszej rekombinacji nośników;
- większa wytrzymałość napięciowa przy tych samych wymiarach struktury.

Oprócz ceny, głównymi wadami tranzystora PT-IGBT są z kolei:

- większy spadek potencjału na obszarze bazy N (przy takim samym prądzie tranzystora NPT-IGBT), a więc większe napięcie kolektor-emiter i większa moc strat w zakresie przewodzenia;
- bardzo mała (rzędu kilkunastu woltów) wytrzymałość napięciowa w kierunku wstecznym (zakres zaworowy) – tranzystory te nie nadają się do aplikacji, w których napięcie na łączniku może mieć zmienną polaryzację;
- mniejsza odporność na szybkie stany przejściowe (np. przepięcia) i większe niebezpieczeństwo przebicia cieplnego.

Z powodu różnicy w zdolności blokowania napięcia w obu kierunkach, struktura PT nazywana jest często *niesymetryczną* w odróżnieniu od NPT – zwanej *symetryczną*.

Współcześnie produkowane tranzystory NPT-IGBT i PT-IGBT posiadają w rzeczywistości struktury bardziej złożone niż analizowane w niniejszej instrukcji. Ich zadaniem jest eliminacja lub ograniczenie wad struktur podstawowych. Szczególne znaczenie ma to dla tranzystorów NPT-IGBT, których popularność na powrót wzrosła.

### 2.5.b. Tranzystory komplementarne

Dla każdej z wymienionych wcześniej struktur (NPT-IGBT, PT-IGBT, LIGBT) produkowane są też tranzystory komplementarne z kanałem typu P. Są one jednak rzadziej spotykane, gdyż duża część aplikacji może być oparta na samych tylko tranzystorach N-IGBT.

Co jednak ważne, tranzystory P-IGBT mogą być **stosowane bez dodatkowych ograniczeń**. Jest to istotna zaleta w stosunku do tranzystorów MOSFET, wśród których przyrządy z kanałem typu P – ze względu na mniejszą ruchliwość dziur niż elektronów – posiadają większą rezystancję, a więc większa jest moc strat (przy takich samych wymiarach przyrządu). Natomiast w tranzystorach IGBT niezależnie od typu kanału w przewodzeniu biorą udział nośniki obu typów i nie obserwujemy znaczących różnic między tranzystorami N- i P-IGBT.

## 2.6. Parametry dynamiczne tranzystora IGBT

### 2.6.a. Parametry czasowe

Aby umożliwić użytkownikowi porównanie różnych tranzystorów pod względem właściwości dynamicznych, dla tranzystorów IGBT określa się szereg parametrów czasowych. Są to parametry identyczne jak dla pozostałych tranzystorów mocy (patrz instrukcja 3<sup>A</sup>, par. 2.5):

- 1) czas opóźnienia przy załączaniu  $t_{d(on)}$ ,
- 2) czas narastania  $t_r$ ,
- 3) czas opóźnienia przy wyłączeniu  $t_{d(off)}$ ,
- 4) czas opadania  $t_f$ ,
- 5) czas załączania  $t_{on}$ ,
- 6) czas wyłączenia  $t_{off}$ .

Jak uzasadniono w instrukcji 3<sup>A</sup>, do wyznaczania powyższych parametrów jako danych katalogowych, ze względów praktycznych konieczne jest stosowanie **definicji technicznych**, w których zamiast idealnych stanów ustalonych rozpatruje się **chwile osiągnięcia charakterystycznych wartości względnych** przebiegów 10% i 90%. Dla tranzystora IGBT definicje te zawiera norma IEC 60747-9, a zobrazowane zostały one na rys. 8. Według normy, dla tranzystora IGBT wartość względna oznacza wartość bezwzględną (liczoną od zera) odniesioną do początkowej lub końcowej wartości ustalonej (w zależności od tego, którego procesu przejściowego dotyczy dany parametr).

Działanie tranzystora IGBT różni się od działania tranzystora MOSFET, co wynika z bipolarnego charakteru przewodnictwa w tym pierwszym. **O czasie trwania procesów przejściowych decydują zjawiska związane z napływem i usuwaniem nośników nadmiarowych** z obszaru słabo domieszkowanego, a więc z **przepływem prądu**. Dlatego w odróżnieniu od tranzystora MOSFET, w przypadku tranzystora IGBT przebiegiem głównym odniesienia jest nie napięcie, a prąd (kolektora). Natomiast ponieważ mechanizm sterowania jest taki sam – napięciowo-ładunkowy, przebiegiem sterującym odniesienia jest również napięcie (bramka-emiter). Powoduje to, że czas narastania i czas opadania opisują faktyczną szybkość narastania i opadania przebiegu odniesienia ( $i_C$ ), podczas gdy dla tranzystora MOSFET opisywały one procesy odwrotne – opadanie i narastanie napięcia głównego  $u_{DS}$ .

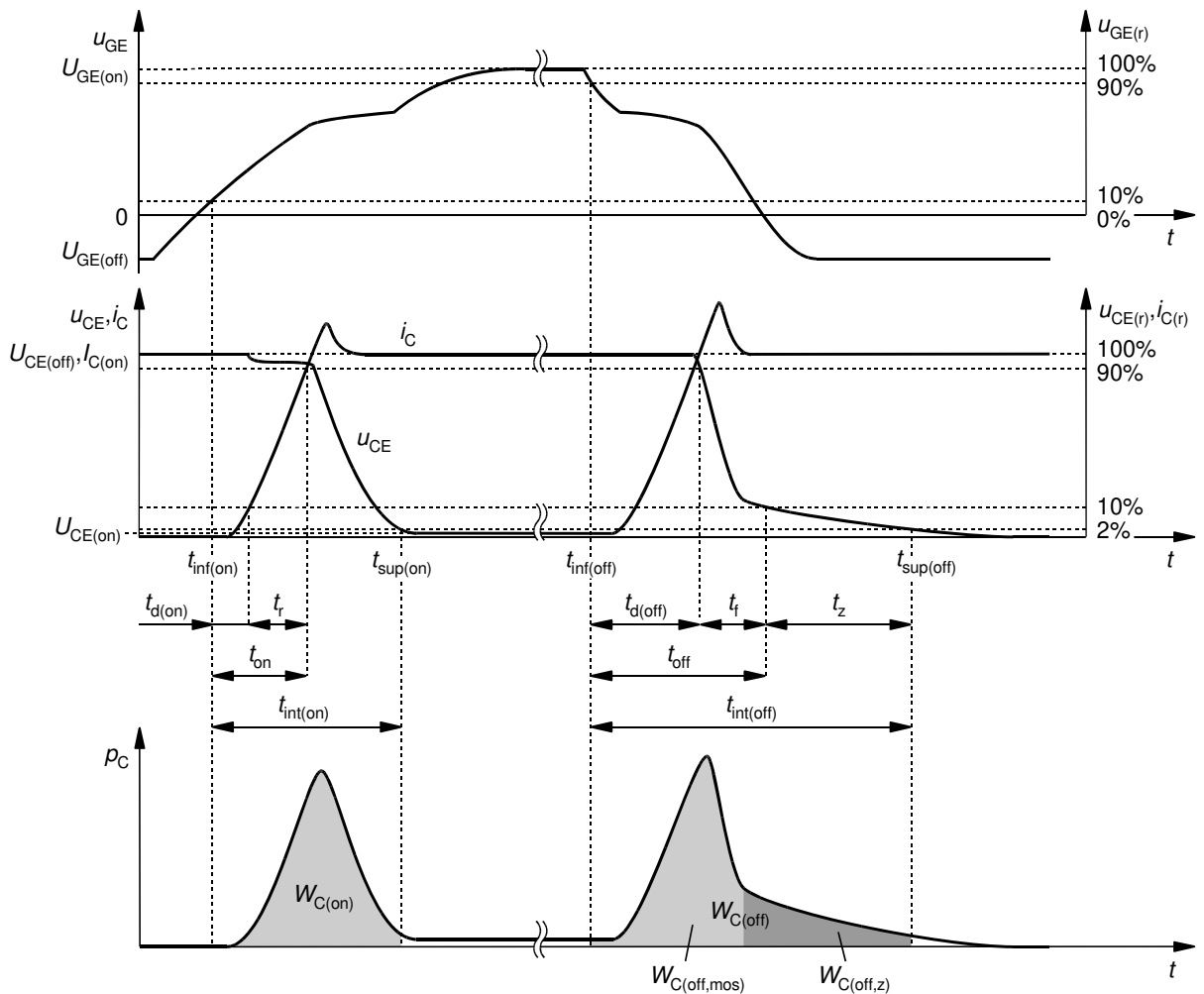
Wobec powyższego, rozpatrywane wartości względne można formalnie opisać wzorami:

$$u_{GE(r)} = \frac{u_{GE}}{U_{GE(on)}} \quad (2.11)$$

$$i_{C(r)} = \frac{i_C}{I_{C(on)}} \quad (2.12)$$

Natomiast definicje parametrów technicznych można wyrazić słownie następująco:

- **czas opóźnienia przy załączaniu**  $t_{d(on)}$  – to czas od chwili, w której wartość względna  $u_{GE(r)}$  narastającego napięcia  $u_{GE}$  osiąga 10%, do chwili, w której wartość względna  $i_{C(r)}$  narastającego prądu  $i_C$  osiąga 10%;
- **czas narastania**  $t_r$  – to czas, w którym wartość względna prądu  $i_C$  wzrasta od 10% do 90%;
- **czas opóźnienia przy wyłączeniu**  $t_{d(off)}$  – to czas od chwili, w której wartość względna opadającego napięcia  $u_{GE}$  osiąga 90%, do chwili, w której wartość względna opadającego prądu  $i_C$  osiąga 90%;
- **czas opadania**  $t_f$  – to czas, w którym wartość względna prądu  $i_C$  spada od 90% do 10%.



Rys. 8. Techniczne definicje czasowych i energetycznych parametrów dynamicznych tranzystora IGBT według normy IEC 60747-9

Jak wiadomo, szczególnie specyficzny przebieg ma proces wyłączenia tranzystora IGBT. Obserwowany jest bowiem ogon prądowy, tzn. bardzo powolne opadanie prądu  $i_C$  w końcowej fazie. Powoduje ono, że **czas opadania**  $t_f$  definiowany technicznie (rys. 8) może nie obejmować dużej części ogona prądowego, a tym samym **może znacząco różnić się od faktycznego czasu** trwania fizycznego procesu wyłączenia tranzystora  $t_f$  (rys. 7). Wpływa to z kolei w analogiczny sposób na wartość czasu wyłączenia  $t_{off}$ , definiowanego zawsze jako suma czasów  $t_{d(off)}$  i  $t_f$ . W praktyce czas  $t_f$  wyznaczony według definicji technicznej będzie bliższy samemu tylko czasowi  $t_{f,mos}$ , związanemu z wyłączeniem składowego tranzystora MOSFET (patrz rys. 7). Z tego powodu dla tranzystora IGBT definiuje się dodatkowy parametr techniczny – **czas ogona prądowego**  $t_z$  (ang. *tail time*), jako czas, w którym wartość względna prądu  $i_C$  spada od 10% do 2%.

Dla tranzystorów IGBT charakterystyczna jest praca z obciążeniem indukcyjnym i dużymi natężeniami prądów. Ponieważ powoduje to powstawanie zaburzeń napięcia sterującego  $u_{GE}$ , tranzystory te są często sterowane dwubiegunowo napięciem o znaczącej amplitudzie, tzn. poziomem załączającym  $U_{GE(on)} > 0$  (rys. 7), zaś poziomem wyłączającym  $U_{GE(off)} < 0$ . Dzięki temu nawet zakłócone napięcie  $u_{GE}$  pozostanie odpowiednio wyższe lub niższe od wartości progowej – której przekroczenie wywołałoby niepożądane przełączenie przyrządu. Niemniej, jak widać na rys. 8, napięcie  $U_{GE(off)}$  nie ma wpływu na definicję wartości względnej napięcia  $u_{GE}$ , która liczona jest od poziomu zera [por. wzór (2.11)].

Z powyższych powodów **norma nakazuje pomiar** parametrów dynamicznych (zarówno czasowych, jak i energetycznych) właśnie **przy obciążeniu indukcyjnym i sterowaniu dwubiegunowym**. Odzwierciedla się to w przebiegu krzywych na rys. 8 (zob. instrukcję 3P,

podrozdz. 2.5). Niemniej w niniejszym ćwiczeniu dokonany on zostanie dla obciążenia rezystancyjnego i sterowania jednobiegunowego, z szeregu powodów:

- 1° dla uproszczenia zasady działania i obsługi układu laboratoryjnego, które dla obciążenia indukcyjnego musiałyby być znacznie bardziej złożone, co uniemożliwiłoby wykonanie pomiarów w czasie trwania zajęć laboratoryjnych;
- 2° dla uproszczenia zasilania obwodu sterowania, podczas gdy dwubiegunowość napięcia  $u_{GE}$  nie wpłynęłaby na zasadnicze wyniki doświadczenia, tj. na zmienność parametrów czasowych w funkcji rezystancji bramkowej (należy jednak wiedzieć, że wpłynęłaby na wartości tych parametrów jako takie);
- 3° dla minimalizacji zaburzeń, które utrudniłyby dokonanie odczytów i obniżyłyby wiarygodność wyników;
- 4° dla zwiększenia słuszności porównania z tranzystorem MOSFET, dla którego norma nakazuje pomiar parametrów czasowych z obciążeniem rezystancyjnym.

Mimo zastosowania obciążenia rezystancyjnego, w układzie pomiarowym mogą występować zjawiska pasożytnicze powodujące, że definicyjny poziom napięcia lub prądu będzie przekraczany kilkakrotnie. Sytuację taką zobrazowano na rys. 8 dla napięcia  $u_{CE}$  podczas wyłączania. Jak uzasadniono w instrukcji 3P (podrozdz. 2.6), w takim wypadku odczytując parametry dynamiczne należy zawsze **brać pod uwagę pierwsze przecięcie** danego poziomu przez odpowiedni przebieg.

### 2.6.b. Parametry energetyczne

Czas opadania, a więc i **czas wyłączenia, nigdy nie uwzględnia całego ogona prądowego** z powodu jego bardzo łagodnego zaniku. Powoduje to, że właściwości tranzystora IGBT **w zakresie szybkości wyłączania nie mogą być dobrze opisane** za pomocą tych parametrów. Nawet stosowanie parametru  $t_z$  – wyznaczanego w oparciu o próg  $i_{C(t)} = 2\%$  – nie poprawia sytuacji znacząco, gdyż **rezultat jest nadal niedokładny**. Wynika to z faktu, że przy małym nachyleniu zbocza  $i_C$  nawet niewielka pomyłka w odczycie wartości  $i_{C(t)}$  wywoła dużą różnicę w wyznaczonej wartości  $t_z$ . Tymczasem w przypadku zaszumionych wolno zmiennych przebiegów trudno jest o dokładne określenie momentu osiągnięcia wartości charakterystycznej. Z tego powodu **szczególne znaczenie dla tranzystorów IGBT mają parametry energetyczne**, dające projektantowi układu kompletną **informację o najistotniejszych skutkach** takiego a nie innego przebiegu zjawisk dynamicznych.

Dodatkowo **czas przełączania i energia wydzielana** w tranzystorze IGBT w stanach dynamicznych są w większym stopniu (niż dla tranzystora MOSFET) **narzucone przez sam tranzystor** (procesy związane z nośnikami nadmiarowymi wewnątrz struktury) niż przez obwód zewnętrzny. Wszelkie zależności z tym związane są złożone i obejmują wiele parametrów. Z tego powodu energia wydzielana podczas przełączania **nie może być prosto oszacowana z zależności analitycznych** w oparciu o czasy przełączania (por. instrukcję 6P, podrozdz. 2.3). Jest to kolejny powód, dla którego parametry energetyczne stanowią istotne parametry tranzystora IGBT i są **zawsze podawane w kartach katalogowych, niezależnie od parametrów czasowych**.

**Energia wydzielana**  $W_d$  w danym stanie pracy jest równa całce z mocy chwilowej  $p_d$  wydzielanej w tranzystorze, obliczonej za czas trwania tego stanu  $\Delta t$ :

$$W_d = \int_{\Delta t} p_d dt. \quad (2.13)$$

W tranzystorze polowym z izolowaną bramką, jakim jest IGBT, energia wydzielana w obwodzie sterowania jest zanedbywalnie mała w porównaniu z energią wydzielaną w obwodzie głównym. Z tego powodu przyjmuje się, że **moc strat w tranzystorze jest równa mocy strat w obwodzie kolektora**:

$$p = p_C + p_G \approx p_C = i_C u_{CE} \quad (2.14)$$



Uproszczony przebieg mocy chwilowej strat w obwodzie kolektora  $p_C$  zsynchronizowany z przebiegami napięć i prądu przedstawiony został na dolnym wykresie na rys. 8. Moc strat w **stanie załączenia** (przewodzenia) oblicza się jako

$$P_{C(\text{cond})} = I_o U_{CE(\text{on})} \quad (2.15)$$

gdzie  $I_o$  jest prądem obciążenia, zaś wartość napięcia kolektor-emiter w zakresie diodowym  $U_{CE(\text{on})}$  dla tego prądu odczytuje się z katalogowej charakterystyki wyjściowej  $I_C = f(U_{CE})$ . Natomiast moc strat w **stanach dynamicznych** załączania i wyłączania można uzyskać wyłącznie przez **pomiar i wymnożenie przebiegów** prądu  $i_C$  i napięcia  $u_{CE}$  w konkretnym układzie i warunkach pracy. Energia wydzielona w tych stanach wyraża się więc zależnościami:

$$W_{C(\text{on})} = \int_{t_{\text{int}(\text{on})}} p_C dt = \int_{t_{\text{int}(\text{on})}} i_C u_{CE} dt = \int_{t_{\text{inf}(\text{on})}}^{t_{\text{sup}(\text{on})}} i_C u_{CE} dt \quad (2.16)$$

$$W_{C(\text{off})} = \int_{t_{\text{int}(\text{off})}} p_C dt = \int_{t_{\text{int}(\text{off})}} i_C u_{CE} dt = \int_{t_{\text{inf}(\text{off})}}^{t_{\text{sup}(\text{off})}} i_C u_{CE} dt \quad (2.17)$$

gdzie  $t_{\text{int}(\text{on})}$  i  $t_{\text{int}(\text{off})}$  są przedziałami całkowania odpowiadającymi odpowiednio procesowi załączania i wyłączania w odniesieniu do obwodu głównego, a więc odcinkom czasu, na których zmieniają się wartości chwilowe przebiegów  $u_{CE}$  i  $i_C$ ; natomiast  $t_{\text{sup}(\text{on})}$  i  $t_{\text{inf}(\text{on})}$  oraz  $t_{\text{sup}(\text{off})}$  i  $t_{\text{inf}(\text{off})}$  są granicami tych przedziałów całkowania.

Podobnie jak w przypadku parametrów czasowych, **bipolarny charakter przewodnictwa ma także wpływ na sposób wyznaczania parametrów energetycznych**. W tym względzie istotne jest, iż:

- dla stanu załączania – przebieg napięcia  $u_{CE}$  na odcinku  $t_{f_{u,\text{bip}}}$  (rys. 7) opada stosunkowo powoli w miarę wzrostu koncentracji nośników nadmiarowych gromadzonych w obszarze słabo domieszkowanym, jak to opisano w par. 2.4.b;
- dla stanu wyłączania – przebieg prądu  $i_C$  wykazuje ogon prądowy (odcinek  $t_z$ ) polegający na jego powolnym opadaniu, jak to opisano w par. 2.4.c.

Zastosowanie w tym przypadku w definicjach technicznych **wartości względnych 10%** (jak dla tranzystora MOSFET – patrz instrukcja 3<sup>A</sup>, par. 3.3) dla określenia końców przedziałów całkowania prowadziłyby do **nieobjęcia długich odcinków czasu**.

Tymczasem na obu odcinkach  $t_{f_{u,\text{bip}}}$  i  $t_z$  moc chwilowa strat jest znacząca, gdyż zgodnie z rys. 7, duże wartości osiąga wówczas odpowiednio prąd  $i_C$  lub napięcie  $u_{CE}$ . Tym istotniejsza byłaby więc **niewzględniiona część energii**. Dlatego, jak pokazuje rys. 8, zgodnie z normą IEC 60747-9 końce przedziałów całkowania dla energii<sup>3</sup> wydzielanej w stanie załączania  $W_{\text{on}}$  (chwila  $t_{\text{sup}(\text{on})}$ ) i energii wydzielanej w stanie wyłączania  $W_{\text{off}}$  (chwila  $t_{\text{sup}(\text{off})}$ ) należy określać w oparciu o **wartość względną 2%** odpowiednio napięcia  $u_{CE}$  lub prądu  $i_C$ , przy czym

$$u_{CE(r)} = \frac{u_{CE}}{U_{CE(\text{off})}} \quad (2.18)$$

Ze względów bezpieczeństwa, w niniejszym ćwiczeniu tranzystor będzie pracować z napięciem blokowania  $U_{CE(\text{off})}$  dużo niższym od swojej wytrzymałości napięciowej, a jednocześnie z prądem bliskim swojej wytrzymałości prądowej. Dlatego napięcie w stanie załączenia  $U_{CE(\text{on})}$  może okazać się stale większe niż 2% napięcia w stanie wyłączenia  $U_{CE(\text{off})}$ , a wówczas określenie chwili  $t_{\text{sup}(\text{on})}$  nie byłoby możliwe. W związku z tym będziemy ją wyznaczać w oparciu o wartość względną liczoną nie względem zera, a względem  $U_{CE(\text{on})}$ , tj.

<sup>3</sup> W przypadku makroskopowej charakteryzacji przyrządów półprzewodnikowych mocy przyjęło się (także w normie) stosować dla energii wydzielanej symbol  $E$ . Podobnie jak w instrukcji 0 i w zgodzie z większością opracowań naukowych i podręcznikowych, stosować będziemy jednak symbol  $W$ , z dwóch powodów: 1° dla odróżnienia od natężenia pola elektrycznego i 2° dla zachowania spójności z rozdziałami dotyczącymi pasm energetycznych i przekazu energii w układach przekształtnikowych.

$$u_{CE(r)}^* = \frac{u_{CE} - U_{CE(on)}}{U_{CE(off)} - U_{CE(on)}} \quad (2.19)$$

Należy zresztą mieć świadomość, iż także niektórzy producenci stosują własne – odmienne od normatywnych – sposoby określania granic przedziałów całkowania.

Dodatkowo trzeba zwrócić uwagę na odmienny (w porównaniu z tranzystorem MOSFET) sposób określania **początków przedziałów całkowania**. Zarówno dla załączania, jak i dla wyłączenia, norma definiuje go w oparciu o przebieg napięcia sterującego, a nie przebiegi w obwodzie głównym. Taka definicja zapewnia, że nie zostanie pominięta żadna część procesów przełączania, chociaż wprowadza jednocześnie ryzyko zaliczenia końcowego fragmentu stanu załączenia do stanu wyłączenia. Wynikający stąd błąd będzie jednak nieznaczny, gdyż moc strat w stanie załączenia jest znacząco mniejsza.

### 3. Pomiary

---

#### 3.1. Opis układu pomiarowego

Schemat układu doświadczalnego jest przedstawiony na rys. 9. Poprzez niebieskie listwy zaciskowe na panelu układu, **możliwe jest włączenie** w obwód:

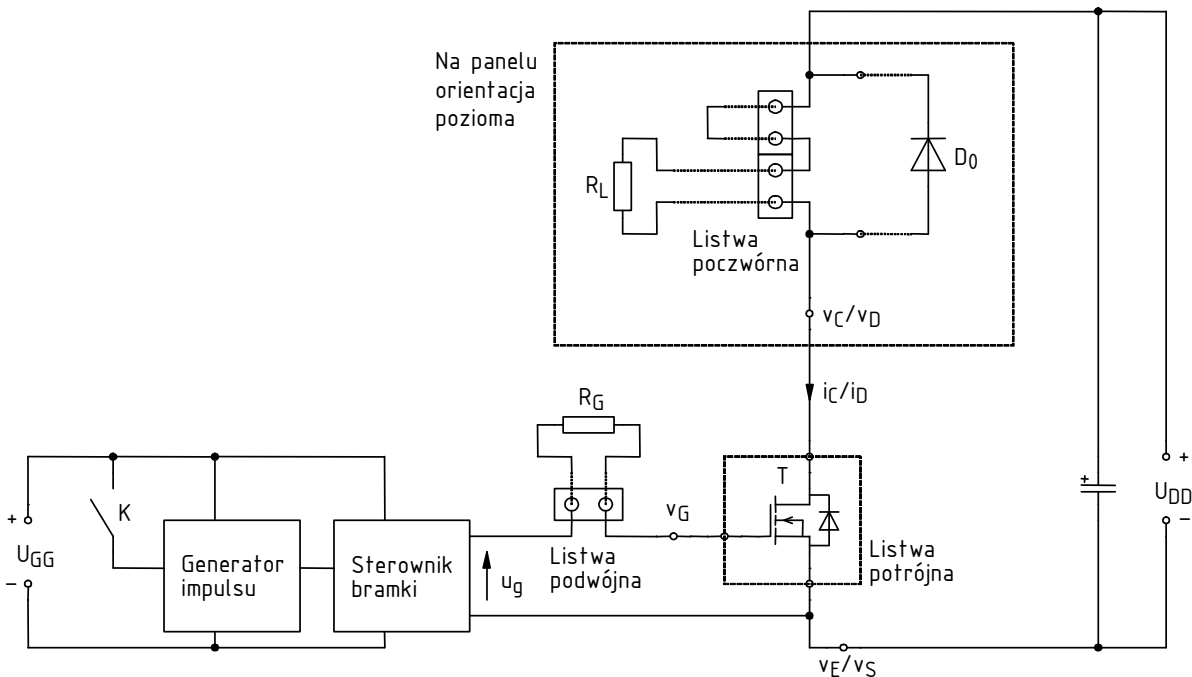
- opornika bramkowego  $R_G$  – listwa podwójna,
- odbiornika obciążającego (odbiornika)  $R_L$  – listwa poczwórna (wykorzystana zostanie jedna z par zacisków tej listwy, druga para będzie zwarta),
- tranzystora badanego T – listwa potrójna, której sposób włączenia w obwód należy ustalić przez porównanie połączeń pokazanych na rys. 9 i na panelu układu.

W ćwiczeniu badaniu zostanie poddany tranzystor MOSFET IRFB9N60A oraz tranzystor IGBT IRG4BC20S. Jako odbiornik zostanie wykorzystany jeden z dostępnych na stanowisku dużych oporników o mocy znamionowej 50 W, w metalowym radiatorze. Natomiast jako oporniki bramkowe wykorzystywane będą standardowe małe oporniki o mocy 0,25 W...0,6 W.

W celu wyeliminowania wpływu samonagrzewania się badanego tranzystora na jego działanie, jak również umożliwienia przepływu dużego prądu bez obawy o ciepłne uszkodzenie tranzystora, pomiary wykonywane będą z użyciem **pojedynczych impulsów przełączających** (załączających, a po krótkiej chwili wyłączających) tranzystor. Prostokątny impuls napięcia  $u_g$  generowany jest przy każdorazowym naciśnięciu czerwonego przycisku na panelu układu (na rys. 9 – łącznik K); **czas trwania impulsu**  $t_p$  wynosi kilkanaście mikrosekund, a jego amplituda jest w przybliżeniu równa **napięciu zasilającemu obwód sterowania**  $U_{GG}$ .

W związku z powyższym, po każdej zmianie nastaw konieczne jest wygenerowanie impulsu przełączającego. Dotyczy to również sytuacji, gdy nastawy zostały zmienione tylko na urządzeniach pomiarowych (oscyloskopie, sondzie prądowej). **Dopiero po wygenerowaniu nowych impulsów oscyloskop zarejestruje przebiegi przy nowych ustawieniach i zmiana ustawień odniesie jakiegokolwiek skutek.** Do tego czasu, nawet jeżeli wydaje się, że dane uległy zmianie (np. przebiegi zostały powiększone w poziomie wskutek zmniejszenia podstawy czasu), nie jest to prawdą. W pamięci oscyloskopu nadal będą znajdować się dane zarejestrowane przy poprzednich nastawach;

jedynie punkty na ekranie będą rozmieszczone z większym odstępem. Tego typu powiększenie jest podobne do funkcji powiększenia cyfrowego na aparacie fotograficznym – nie powoduje ono rejestracji obrazu z większą dokładnością, a tylko jego rozciągnięcie.



Rys. 9. Schemat układu doświadczalnego (w przypadku wyprowadzeń listwy potrójnej odzwierciedlone są wyłącznie połączenia elektryczne, natomiast nie ich rzeczywisty układ przestrzenny na panelu układu)

Do zasilania układu doświadczalnego używane będą dwa zasilacze 2-sekcyjne:

- z niezależną pracą sekcji (wykorzystywana będzie tylko jedna z nich) – do obwodu sterowania ( $U_{GG}$ );
- z szeregową pracą sekcji, co umożliwi uzyskanie wyższego napięcia – do obwodu mocy ( $U_{DD}$ ).

Układ umożliwia pomiar napięć międzykońcówkowych oraz prądu głównego badanego elementu. **Pomiaru napięć** dokonuje się za pomocą sond napięciowych podłączonych w odpowiedni sposób do gniazd bananowych oznaczonych na rys. 9 jako  $v_E/v_S$ ,  $v_G$  i  $v_C/v_D$ . Służą do tego wtyki bananowe z wyprowadzeniami umożliwiającymi przyłączenie sondy. Wtyki te mogą być dowolnie przenoszone w zależności od bieżących potrzeb pomiarowych.

**Pomiaru prądu** dokonuje się przez zamknięcie sondy prądowej wokół wyprowadzonego fragmentu przewodu oznaczonego na rys. 9 jako  $i_C/i_D$ . Strzałka na korpusie sondy wskazuje kierunek przyjmowany za dodatni. Sonda powinna zostać tak zorientowana, aby był on zgodny z rzeczywistością.

**Rejestracji danych z oscyloskopu** dokonuje się za pomocą programu OpenChoice Desktop dostępnego z menu Start, zakładka *Pomiary*, w sposób opisany w dalszym ciągu niniejszej instrukcji.

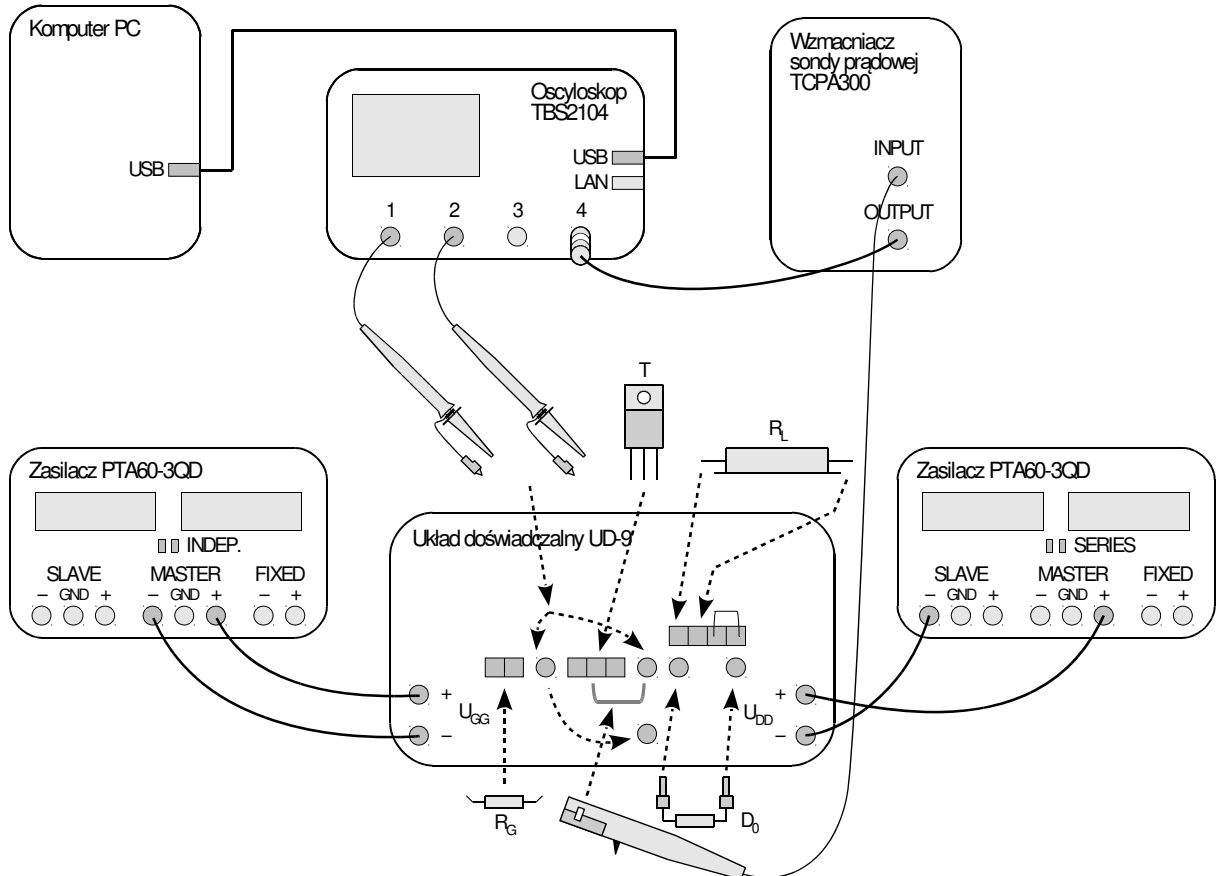
### 3.2. Przygotowanie do rejestracji przebiegów

#### Konfiguracja układu pomiarowego

Schemat blokowy układu pomiarowego przedstawia rys. 10. Jego zestawienia i konfiguracji należy dokonać w sposób opisany niżej i w podanej kolejności.

Aby nie tracić czasu, równoległe z pkt. 1 należy wykonywać kolejne punkty.

1. Włącz komputer. Po zakończeniu logowania, włącz oscyloskop i w razie potrzeby skonfiguruj połączenie z komputerem zgodnie z instrukcją dostępną na stanowisku.
2. Do układu doświadczalnego przyłącz zasilanie:
  - a) upewnij się, że oba zasilacze są wyłączone;
  - b) dwoma przyciskami pośrodku panelu czołowego ustaw tryb pracy sekcji:
    - jednego zasilacza, który zostanie użyty do obwodu sterowania (niezbędna tylko jedna sekcja regulowana) – niezależny (*Independent*),
    - drugiego zasilacza, który zostanie użyty do obwodu mocy (niezbędne dwie sekcje regulowane) – szeregowy (*Series*);
  - c) skręć wszystkie pokrętki obu zasilaczy do zera (skrajne położenie przeciwnie do ruchu wskazówek zegara);
  - d) za pomocą przewodów bananowych, gniazda „+” i „-” jednej z sekcji nastawnych zasilacza obwodu sterowania [patrz ppkt b)] połącz z gniazdami  $U_{GG}$  na panelu układu, zachowując biegunowość identyczną z zasilaczem;



Rys. 10. Schemat blokowy układu pomiarowego

- e) za pomocą przewodów bananowych, skrajne gniazda zasilacza obwodu mocy (tj. „-” sekcji *Slave* i „+” sekcji *Master*) połącz z wejściami  $U_{DD}$  na panelu układu, zachowując biegunowość identyczną z zasilaczem.
3. Za pomocą multimetru pracującego w trybie omomierza zmierz i zanotuj rezystancję  $R_G$  dostępnych dwóch oporników bramkowych (małych, 0,25 W...0,6 W).
4. W podwójną niebieską listwę zaciskową włącz opornik wykazujący rezystancję ok. 470  $\Omega$ .

**Aby nie zniszczyć bramek tranzystorów przez wyładowanie elektrostatyczne, należy wszelkich manipulacji z nimi dokonywać po wcześniejszym uziemieniu się, np. przez dotknięcie masy jednego z wejść oscyloskopu! Tranzystora nie należy chwycić za wyprowadzenia (nóżki), tylko za plastikową obudowę lub metalową podstawę (radiator).**

5. W potrójną listwę zaciskową na panelu układu włącz badany tranzystor IGBT, zgodnie ze schematem układu (należy porównać rys. 9 z rysunkiem na panelu) oraz układem wyprowadzeń badanego tranzystora pokazanym w jego karcie katalogowej. Dokręć wszystkie 3 śruby mocujące.
6. Ze strony internetowej uzyskaj i zanotuj napięcie zasilania obwodu mocy  $U_{DD}$  oraz pożądany prąd obciążenia  $I_o$ .
7. W niebieskie listwy zaciskowe na panelu układu włącz niezbędne elementy, dokręcając śruby mocujące:
- w jedną parę zacisków listwy poczwórnej – zewrzyj zworą dostępną na stanowisku (o ile nie jest to już wykonane);
  - z prawa Ohma, oblicz rezystancję opornika obciążającego  $R_L$  taką, by przy napięciu zasilania obwodu mocy  $U_{DD}$  uzyskanym w pkt. 6, po załączeniu tranzystora w obwodzie tym popłynął prąd o natężeniu  $I_o$  (do tego celu należy założyć, że tranzystor jest łącznikiem idealnym, tj. rezystancja jego obwodu głównego w stanie załączenia jest zerowa);
  - w drugą parę zacisków listwy poczwórnej – włącz opornik mocy (50 W, w metalowej obudowie, z przyłączonymi krótkimi przewodami doprowadzającymi) o wartości najbliższej obliczonej wyżej;

Wartości parametrów elementów elektronicznych postaci „a,b U”, gdzie  $a$  – część całkowita,  $b$  – część ułamkowa,  $U$  – jednostka, przyjęło się zapisywać jako „aUb”.

**Metalowa obudowa odbiornika w żadnym momencie nie może dotykać jakichkolwiek innych metalowych elementów. Grozi to zwarcie*m* i uszkodzeniem układu oraz elementu badanego!**

- równoległe do opornika  $R_L$ , w gniazda zlokalizowane pod listwą poczwórną – włącz diodę gaszącą przepięcia  $D_0$  dostępną na stanowisku (z wtykami bananowymi na wyprowadzeniach), zachowując orientację diody pokazaną na rys. 9 (katodę wskazuje pasek na obudowie).
8. Sondy napięciowe z tłumieniem 10:1 przyłącz do układu w taki sposób, by na kanale 1 mierzyć napięcie bramka-emiter  $u_{GE}$ , a na kanale 2 – napięcie kolektor-emiter  $u_{CE}$  tranzystora. Jeżeli tylko jedna z sond posiada wyprowadzenie masy, należy jej użyć do pomiaru napięcia  $u_{CE}$ .

**Uwaga!**

**1. Masy sond napięciowych (końcówki krokodyłkowe) są na oscyloskopie zwarte ze sobą i połączone z przewodem ochronnym sieci; w związku z tym muszą być zawsze przyłączone do tego samego potencjału. Inne połączenie grozi przepływem prądu przez oscyloskop i uszkodzeniem jego obwodów wejściowych!**

**2. Podczas wykonywania pomiarów nie należy dotykać elementów, na których występuje napięcie zasilające obwodu mocy (w szczególności wyprowadzenie potencjału kolektora/drenu  $v_C/v_D$ , metalowy wbudowany radiator tranzystora, wyprowadzenia opornika obciążającego i diody gaszącej).**

**3. Przed wykonaniem kolejnego punktu poprawność połączeń musi sprawdzić prowadzący!**

**4. Przed wykonaniem pkt. 9 i 10 należy je przeczytać w całości wraz z uwagami poniżej nich!**

9. Włącz zasilacz obwodu sterowania. Zwiększ nieco prąd graniczny ograniczenia prądowego (pokręćło *Current*) do zgaśnięcia czerwonej kontrolki ograniczenia prądowego (C.C.)

Ustaw napięcie zasilające obwód sterowania (pokręćło *Voltage*) na 15 V – jeżeli w trakcie włączy się ograniczenie prądowe, należy najpierw zmniejszyć napięcie, zwiększyć próg ograniczenia prądowego i dopiero wówczas ponownie spróbować zwiększyć napięcie.

**Przy poprawnej pracy układu amperomierz zasilacza powinien wykazywać pobór prądu rzędu dziesiątek miliamperów. Jeżeli podczas nastawiania lub później obserwowane jest co innego, należy natychmiast wyłączyć zasilacz i poprosić prowadzącego o ponowne sprawdzenie układu.**

**Należy uważać, aby w czasie nastawiania nie przekroczyć nigdy wartości 18 V, gdyż grozi to zniszczeniem układów scalonych.**

10. Zasil obwód mocy:

- włącz zasilacz obwodu mocy;
- zwiększ nieco prąd graniczny ograniczenia prądowego obu sekcji zasilacza obwodu mocy (pokręćła *Current*), do zgaśnięcia czerwonych kontrolki (C.C.);
- pokręćłem *Voltage sekcji Master* (w trybie szeregowym powoduje ono jednoczesną regulację obu sekcji), ustaw napięcie zasilające obwód mocy równe wartości ustalonej w pkt. 6 (ze względu na zasilanie z szeregowego połączenia sekcji, wartości tej powinna być równa suma wskazań woltomierzy sekcji *Slave* i *Master*); w przypadku włączenia się ograniczenia prądowego, należy postępować jak w pkt. 9;

na panelu układu powinna zapalić się czerwona dioda sygnalizacyjna.

**Przy poprawnej pracy układu zasilacz nie powinien wykazywać poboru prądu poza stałym prądem diody sygnalizacyjnej (ok. 0,02 A) i przejściowym prądem ładowania kondensatora stabilizującego wewnątrz układu (nie więcej niż 0,05 A). Jeżeli podczas nastawiania lub później obserwowane jest co innego, należy natychmiast wyłączyć zasilacz i poprosić prowadzącego o ponowne sprawdzenie układu.**

11. Za pomocą programu do komunikacji z oscyloskopem, wczytaj do oscyloskopu ustawienia początkowe:

- przejdź do zakładki *Get & Send Settings*;
- kliknij *Open* i wczytaj plik *ustawienia\_4p\_tbs2014.set*;
- kliknij *Send Settings* (nie *Send to Multiple*);
- wróć do zakładki *Screen Capture*.

## Pomiar próbny

- Wygeneruj impuls przełączający tranzystor wciskając czerwony przycisk na panelu układu. Na oscyloskopie na moment powinien pojawić się komunikat „Trig'd” (Triggered) nad podziałką oraz powinien zostać wyświetlony przebieg napięcia  $u_{GE}$ . Jeżeli to nie nastąpi, należy poprosić prowadzącego o sprawdzenie ustawień oscyloskopu.
- Dostosuj (generując impuls przełączający po każdej zmianie ustawień) podstawę czasu i położenie chwili wyzwolenia (pokręćła *Horizontal Scale* i *Horizontal Position*) tak, aby impuls napięcia  $u_{GE}$  był widoczny w całości (por. rys. 7) i zajmował w poziomie większą część ekranu.
- Przyciskiem 2 wyświetl przebieg z kanału 2 – napięcia  $u_{CE}$ . Skontroluj ogólną poprawność przebiegu (patrz rys. 7).

Przyciski oznaczone numerem kanału 1-4 powodują naprzemienne wyświetlanie i ukrywanie przebiegu z danego kanału oscyloskopu. Wyświetlanie danego przebiegu sygnalizowane jest przez strzałkę wskazującą poziom zera z lewej strony podziałki oraz przez symbol kanału „CHx” pod podziałką.

15. Jeżeli którykolwiek z przebiegów wykracza poza ekran (w tej chwili należy pominąć ewentualne krótkie szpilki), wyreguluj wzmacnienie i położenie poziomu zera odpowiedniego kanału (pokręćła *Vertical Scale* i *Vertical Position*).
16. Przyciskiem 4 wyświetl przebieg z kanału 4 (jego obecna postać nie jest istotna).
17. Skonfiguruj sondę prądową i jej połączenie z oscyloskopem postępując według dostępnej na stanowisku instrukcji do sond prądowych. Obowiązkowo należy przeczytać i zastosować się do podanych w instrukcji do sond wskazówek dotyczących konfiguracji oscyloskopu.

W odpowiednim momencie:

- wyjście wzmacniacza przyłącz do kanału 4;
  - ustaw współczynnik przetwarzania prąd-napięcie na wartość umożliwiającą pomiar i wyświetlenie na oscyloskopie przebiegu o amplitudzie  $I_0$  ustalonej w pkt. 6 (patrz informacje o działaniu wzmacniacza sondy i jego współpracy z oscyloskopem podane w instrukcji do sond prądowych).
18. Na wzmacniaczu sondy ustaw sprzężenie z przenoszeniem składowej stałej – *Coupling*: DC.
  19. Zamknij sondę wokół odpowiedniego fragmentu przewodu tak, by mierzyć prąd kolektora  $i_c$  i aby mierzony kierunek tego prądu był zgodny z rzeczywistym (biorąc pod uwagę układ połączeń pokazany na panelu układu doświadczalnego).
  20. Generując impulsy przełączające, dostosuj wzmacnienie w torze pomiarowym i położenie przebiegu (pokręćła *Vertical Scale* i *Vertical Position*) tak, aby przebieg prądu był widoczny optymalnie, tj. wypełniał ekran w pionie w maksymalnym stopniu, ale poza niego nie wykraczał. Skontroluj poprawność przebiegu (patrz rys. 7).
  21. Jeżeli wskutek niedoskonałego działania sondy prądowej, widoczna na oscyloskopie wartość prądu w stanie wyłączenia – o której wiadomo, iż w bieżącej skali jest niezauważalnie mała – nie jest zlokalizowana dokładnie na poziomie zera odpowiedniego kanału oscyloskopu (wskazywanym przez strzałkę na lewo od podziałki), wprowadź odpowiednią korektę:
    - a) na oscyloskopie zmień tryb wyzwalania na automatyczny – wciśnij przycisk *Trigger Menu*, wciśnij przycisk ekranowy *Mode*, pokręćłem *Multipurpose* wybierz *Auto* i zaakceptuj wciskając pokręćło;
    - b) tymczasowo usuń z ekranu przebiegi z kanałów 1 i 2;
    - c) przyciskami *Manual Balance*  $\uparrow/\downarrow$  na wzmacniaczu sondy, odpowiednio przesunij przebieg prądu (ze względu na dużą amplitudę prądu, przycisk należy przytrzymać przez kilkanaście sekund, by przesunięcie przebiegu stało się zauważalne);
    - d) na oscyloskopie przywróć normalny tryb wyzwalania – wciśnij przycisk *Trigger Menu*, wciśnij przycisk ekranowy *Mode*, pokręćłem *Multipurpose* wybierz *Normal* i zaakceptuj wciskając pokręćło.
    - e) ponownie wyświetl przebiegi z kanałów 1 i 2.

**Niewykonanie powyższego podpunktu może spowodować, iż wyniki będą błędne.**

22. Wygeneruj impuls przełączający. Sprawdź, czy amplituda impulsu prądu obserwowana na oscyloskopie jest w przybliżeniu równa wartości uzyskanej w pkt. 6. W razie stwierdzenia rozbieżności upewnij się, że ustawienia odpowiedniego kanału oscyloskopu są zgodne z wymaganiami podanymi w instrukcji do sondy prądowej. Jeżeli to nie pomoże, poproś prowadzącego o ponowne sprawdzenie układu i nastaw sprzętu pomiarowego.

**Pominięcie powyższego punktu może spowodować duże trudności na etapie opracowywania wyników!**



### 3.3. Wykonanie pomiarów przebiegów

#### Pełny cykl przełączania

1. Wygeneruj impuls przełączający. W razie potrzeby dostosuj wzmocnienie i położenie przebiegów (pokrętła *Vertical Scale* i *Vertical Position*) tak, aby każdy przebieg, od swojego poziomu zera (wskazywanego przez strzałkę na lewo od podziałki) do swojej wartości maksymalnej, zajmował jak największą część całego obszaru ekranu w pionie, ale poza niego nie wykroczał (nadal należy zaniebnać ewentualne krótkie szpilki).
2. Upewnij się, że impuls napięcia  $u_{GE}$  jest widoczny w całości i zajmuje w poziomie większą część ekranu; w przeciwnym razie odpowiednio dostosuj (generując impuls przełączający po każdej zmianie ustawień) podstawę czasu i położenie chwili wyzwolenia (pokrętła *Horizontal Scale* i *Horizontal Position*).
3. Zarejestruj komplet 3 przebiegów  $u_{GE}$ ,  $u_{CE}$  i  $i_C$  (razem) w formie graficznej:
  - w programie OpenChoice Desktop przejdź do zakładki *Screen Capture*,
  - kliknij *Get Screen*,
  - kliknij *Save As*,
  - w polu *Zapisz jako format* wybierz PNG,
  - wybierz lokalizację pliku i nadaj mu nazwę,
  - zaakceptuj myszą (nie klawiszem *Enter*, gdyż to spowodowałoby ponowną aktywację przycisku *Save As*).

#### Dokładna obserwacja stanu załączania i stanu wyłączenia

4. Wyświetl przebieg mocy chwilowej w obwodzie kolektora  $p_C$  (zob. par. 2.6.b):
  - wyświetl przebieg wyniku działania matematycznego wciskając *M*,
  - za pomocą odpowiedniego przycisku ekranowego i pokrętła *Multifunction* wybierz działanie mnożenia ( $\times$ ),
  - ustaw odpowiednie kanały jako czynniki mnożenia *Source 1* i *Source 2*.
5. Zarejestruj przebiegi umożliwiające wyznaczenie czasowych i energetycznych parametrów dynamicznych dla załączania tranzystora (nie dla jakiegokolwiek innego stanu pracy):
  - a) generując impulsy bramkowe, zmień podstawę czasu (*Horizontal Scale*) i położenie momentu wyzwolenia (*Horizontal Position*) tak, aby z maksymalną dokładnością obserwować przebieg załączania tranzystora (nie jakiegokolwiek innego stanu pracy) zarówno w obwodzie głównym, jak i w obwodzie sterowania, tj. na odcinku  $t_{on,G}$  (zob. rys. 7);
  - b) upewnij się, że na ekranie widoczne są wszystkie chwile przekroczenia wszystkich potrzebnych progów pozwalające na wyznaczenie wszystkich parametrów czasowych stanu załączania (patrz rys. 8) – w przeciwnym razie dostosuj podstawę czasu (*Horizontal Scale*) i położenie momentu wyzwolenia (*Horizontal Position*);
  - c) upewnij się, że ustawienia kanałów nadal spełniają wymagania podane w pkt. 1, jednak obecnie z uwzględnieniem ewentualnych przebiegów – w przeciwnym razie zmień je zgodnie z pkt. 1;
  - d) jeżeli na ekranie nie jest aktualnie wyświetlane menu opcji przebiegu działania matematycznego, wyświetl je wciskając przycisk *M*;
  - e) wciśnij przycisk ekranowy *Vertical Scale* i pokrętłem *Multifunction* ustaw skalę przebiegu  $p_C$  tak, aby zajmował jak największą część całego obszaru ekranu w pionie, ale poza niego nie wykroczał;
  - f) pobierz i zapisz komplet 4 przebiegów  $u_{GE}$ ,  $u_{CE}$ ,  $i_C$  i  $p_C$  (razem) w formie numerycznej:
    - w programie OpenChoice Desktop przejdź do zakładki *Waveform Data Capture*,
    - wciśnij *Select Channels* i zaznacz kanały CH1, CH2, CH4 i MATH,

- wciśnij *Get Data*,
- wciśnij *Save As*,
- w polu *Zapisz jako format* wybierz CSV,
- wybierz lokalizację pliku i nadaj mu nazwę,
- zaakceptuj myszą (nie klawiszem *Enter*, gdyż to spowodowałoby ponowną aktywację przycisku *Save As*).

W dalszym ciągu ćwiczenia ponowny wybór kanałów nie będzie konieczny. W związku z tym zamiast przycisku *Select Channels* należy używać bezpośrednio przycisku *Get Data*.

6. Zarejestruj przebiegi umożliwiające wyznaczenie czasowych i energetycznych parametrów dynamicznych dla wyłączania tranzystora:
- a) przed wykonaniem jakichkolwiek innych czynności przestaw oscyloskop na wyzwalanie zboczem opadającym napięcia  $u_{GS}$  – wciśnij *Trigger Menu*, a następnie przycisk ekranowy *Slope*, aby przestawić opcję na  $\searrow$ ;

**Niewykonanie powyższego podpunktu znacząco wydłuży wykonanie ćwiczenia.**

- b) powtórz pkt 5 w całości, tzn wszystkie jego podpunkty [nie tylko niektóre, z zastrzeżeniem uwagi pod ppkt. 5.f)], z tym że oceniając poprawność obserwowanych przebiegów zamiast załączania należy oczywiście rozważać wyłączanie – odcinek  $t_{off}$  na rys. 7 oraz chwile przekroczenia odpowiednich progów na rys. 8.

**Niewykonanie ppkt. 5.a)-b) w większości przypadków spowoduje, że obserwowany obraz nie pozwoli na wyznaczenie niezbędnych danych liczbowych na etapie przetwarzania wyników.**

### Wpływ rezystancji bramkowej

7. Sprowadź do zera (nie wyłączaj zasilacza) napięcie zasilacza obwodu mocy.
8. Wymień opornik bramkowy  $R_G$  na posiadający rezystancję ok. 220  $\Omega$ .
9. Przywróć napięcie zasilania obwodu mocy (wartość zastosowana w pkt. 3.2/10).

Po ponownym załączeniu zasilacza, przejściowo może aktywować się ograniczenie prądowe. Powinno ono w naturalny sposób dezaktywować się po zakończeniu ponownego ładowania kondensatora stabilizującego wewnątrz układu doświadczalnego. Nie powinno to trwać dłużej niż kilka sekund.

10. Uzyskaj i zarejestruj przebiegi w nowych warunkach – powtórz pkt. 5-6.

### Tranzystor MOSFET

11. Sprowadź do zera napięcie zasilacza obwodu mocy.
12. Przywróć opornik bramkowy  $R_G$  o rezystancji ok. 470  $\Omega$ .

**Manipulacji z tranzystorami należy dokonywać z zastosowaniem wskazanych wcześniej środków ostrożności.**

13. Z potrójnej listwy zaciskowej na panelu układu wymontuj tranzystor IGBT i włącz badany tranzystor MOSFET, zgodnie ze schematem układu (należy porównać rys. 9 z rysunkiem na panelu) oraz układem wyprowadzeń badanego tranzystora pokazanym w jego karcie katalogowej.

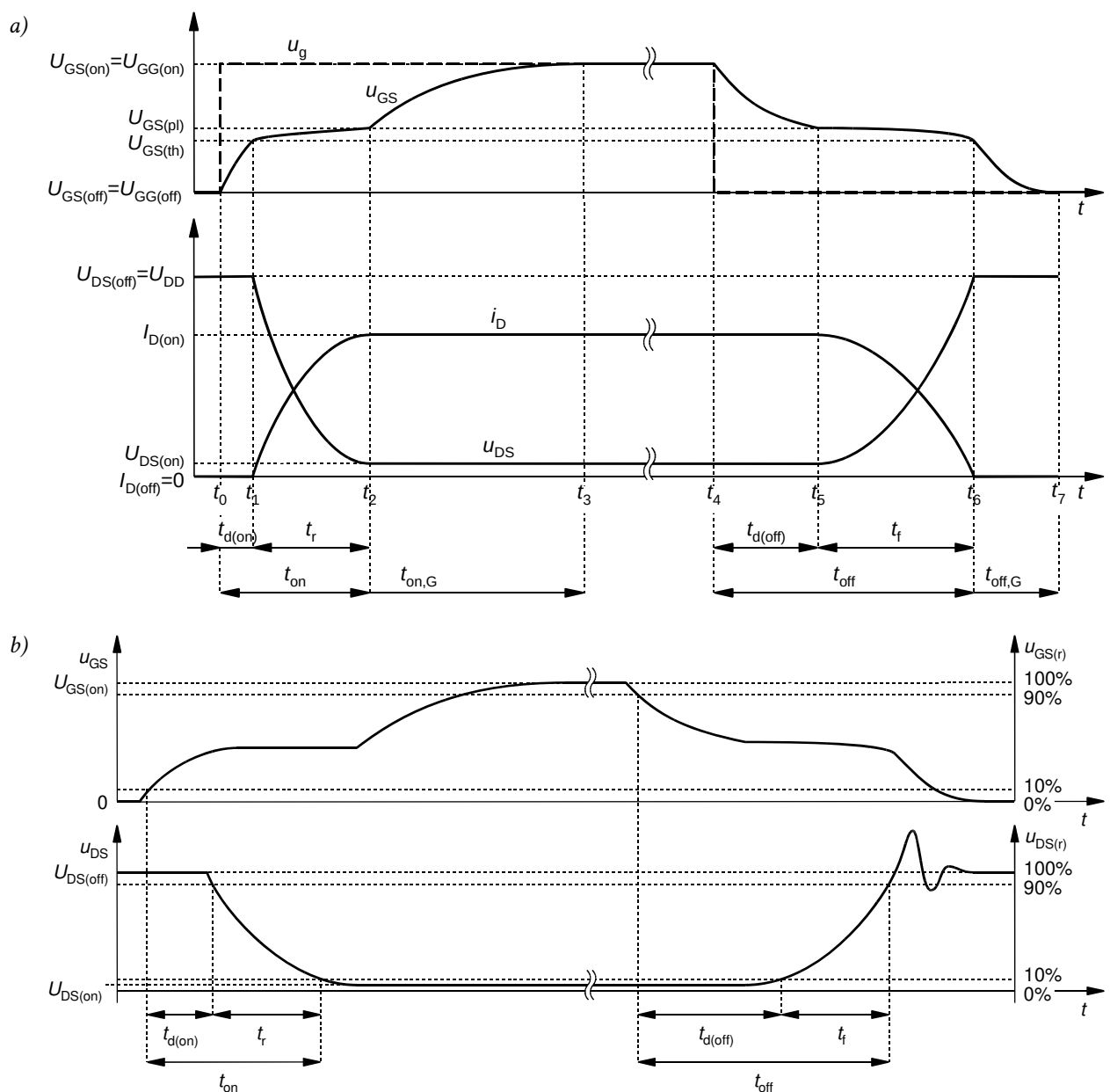
**Przed wykonaniem kolejnego punktu poprawność połączeń musi sprawdzić prowadzący.**

14. Przywróć napięcie zasilania obwodu mocy (wartość zastosowana w pkt. 3.2/10) kontrolując, czy układ nie wykazuje ciągłego przepływu prądu (patrz uwaga pod pkt. 9) – w przeciwnym razie wyłącz zasilacz i prowadzącego o ponowne sprawdzenie układu.

15. Przyciskiem  $M$  usuń z ekranu przebieg mocy chwilowej.
16. Uzyskaj i zarejestruj przebiegi jak dla tranzystora IGBT – powtórz pkt. 1-10, rozważając odpowiednio przebiegi  $u_{GS}$ ,  $u_{DS}$ ,  $i_D$  i  $p_D$ . Wykresy odpowiadające rys. 7 i 8, ułatwiają ocenę poprawności obserwowanych przebiegów oraz nastaw skali oscyloskopu, przytoczono odpowiednio na rys. 11a i 11b.

### Zakończenie pomiarów

17. Sprowadź do zera napięcie zasilania obwodu mocy. Zaczekaj na zgaśnięcie czerwonej diody sygnalizacyjnej na płycie układu.
18. Sprowadź do zera napięcie zasilania obwodu sterowania.
19. Wyłącz zasilacze i rozłącz układ; nie odłączaj jednak: sond napięciowych od oscyloskopu, sondy prądowej od jej wzmacniacza, a wzmacniacza sondy od oscyloskopu.
20. Wymontuj opornik obciążający, opornik bramkowy i tranzystor; nie usuwaj zwory z poczwórnej listwy zaciskowej. Dokreć na powrót śruby w zwolnionych listwach zaciskowych.



Rys. 11. Przełączanie tranzystora MOSFET mocy z obciążeniem rezystancyjnym: a) przebiegi napięć i prądu; b) techniczne definicje parametrów czasowych według normy IEC 60747-8-4



### 4. Opracowanie i analiza wyników

---

#### 4.1. Parametry stanów statycznych

1. W części 1 sprawozdania zamieść wskazane oscylogramy zapisane w postaci graficznej.
2. Uzupełnij część 1 sprawozdania.

## 4.2. Parametry dynamiczne tranzystora MOSFET

### Uruchomienie programu Octave

1. Uruchom pakiet do obliczeń numerycznych Octave.
2. Kliknij ikonę *Browse Directories* i zmień katalog roboczy na katalog zawierający dane z oscyloskopu zarejestrowane za pomocą programu OpenChoice Desktop.
3. Przenieś niezbędne pliki skryptów w języku Matlab do katalogu roboczego albo dodaj ścieżkę dostępu do tych plików do zmiennej *path* za pomocą polecenia

```
addpath('ścieżka_dostępu_do_skryptów');
```

### Wyznaczenie parametrów stanu załączania

4. Uzyskaj dane zarejestrowane w formie numerycznej (format CSV) dla tranzystora MOSFET, dla rezystancji bramkowej ok.  $470 \Omega$ , dla stanu załączania:

- a) wczytaj odpowiedni plik wydając polecenie

```
OscRecord=oscreadtbs('nazwa_pliku.csv');
```

- b) dla ułatwienia przetwarzania wyników, utwórz 4 zmienne i przypisz im indeksy poszczególnych zarejestrowanych przebiegów ( $u_{GS}$ ,  $u_{DS}$ ,  $i_D$  i  $p_D$ ), wydając serię poleceń:

```
iUgs=oscwfmidx(OscRecord,'ozn_kanału_ugs')
iUds=oscwfmidx(OscRecord,'ozn_kanału_uds')
iId=oscwfmidx(OscRecord,'ozn_kanału_id')
iPd=oscwfmidx(OscRecord,'ozn_kanału_pd')
```

Parametry *ozn\_kanału\_ugs*, *ozn\_kanału\_uds*, *ozn\_kanału\_id* i *ozn\_kanału\_pd* to oznaczenia kanałów oscyloskopu, w których mierzone były przebiegi  $u_{GS}$ ,  $u_{DS}$ ,  $i_D$  i  $p_D$ . Jeżeli sondy podłączono zgodnie z instrukcją (pkt. 3.2/8 i 17), to były to odpowiednio kanały 1, 2, 4 i M (wynik działania arytmetycznego – mnożenia), które wykorzystany oscyloskop oznacza jako *CH1*, *CH2*, *CH4* i *MATH*. W razie wątpliwości, wszystkie przebiegi zawarte w odczytanym pliku można wykreślić poleceniem `oscplotscreen(OscRecord)` w oparciu o ich kształty i legendę wykresu można ustalić znaczenie oraz oznaczenie każdego z nich.

5. Dla poprawy jakości uzyskiwanych wyników:

- a) usuń szum wydając polecenie

```
OscRecord=oscdenoise(OscRecord);
```

- b) wyeliminuj ewentualne przesunięcie poziomu zera sondy prądowej wydając polecenie

```
OscRecord=oscfixcurrentzero(OscRecord,iId,iUds,iPd);
```

Funkcja *oscfixcurrentzero* zadziała poprawnie tylko wówczas, gdy przebiegi zostały zarejestrowane zgodnie z instrukcją, tj. okno obserwacji obejmuje kompletny jeden proces przełączania od jego początku do osiągnięcia przez przebiegi poziomów ustalonych oraz nie obejmuje żadnego innego stanu pracy. To samo odnosi się do większości funkcji używanych w dalszym toku przetwarzania wyników.

6. Wyznacz wartości parametrów czasowych  $t_{d(on)}$  i  $t_r$  zgodnie z ich definicjami normatywnymi (zob. rys. 11b, a w razie wątpliwości opis słowny w instrukcji 3P, podrozdz. 2.6) – dla każdego z nich:

- a) wydaj polecenie

```
oscdelta2rel(OscRecord,indeks_przebiegu_1,próg_1,
indeks_przebiegu_2,próg_2,true,true)
```

Parametry *próg\_1* i *indeks\_przebiegu\_1* oznaczają odpowiednio próg względny (wyrażony w częściach jednostki, tj. np. 10% należy podać jako 0.1) wyznaczający początek odcinka czasu oraz indeks przebiegu (przechowywany w odpowiedniej ze zmiennych *iUgs*, *iUds*, *ild* albo *iPd*), którego próg ten dotyczy – zgodnie z normatywną definicją odpowiedniego parametru czasowego. Analogicznie *próg\_2* i *indeks\_przebiegu\_2* oznaczają próg względny wyznaczający koniec odcinka czasu i indeks przebiegu, którego dotyczy. Pierwsza z wartości *true* określa, że – zgodnie z definicjami parametrów czasowych – wartości bezwzględne powinny być wyznaczone względem zera. Druga z wartości *true* spowoduje wyświetlenie wykresu pokazującego współrzędne początku i końca rozważanego odcinka czasu, pozwalając na wizualną ocenę wiarygodności wyniku.

- b) w oparciu o wyświetlony wykres kontrolny upewnij się, że uzyskana wartość została wyznaczona zgodnie z normatywną definicją danego parametru tranzystora;

w przeciwnym razie ustal przyczynę niepoprawnego wyniku (np. błędnie podane progi, nieprawidłowe indeksy przebiegów, użyty niewłaściwy plik – niezawierający danych dla rozważanego tranzystora lub stanu pracy, nieprawidłowo zarejestrowane przebiegi), w miarę możliwości wyeliminuj tę przyczynę i powtórz ppkt a); jeżeli przebiegi są na tyle nieprawidłowe, iż uniemożliwiają automatyczną detekcję odpowiedniego odcinka czasu, należy podjąć próbę ręcznego wyznaczenia danego parametru tranzystora w oparciu o podziałkę wykresu i funkcję powiększenia;

- c) po pozytywnej weryfikacji wyniku, zamieść wykres kontrolny (albo – w przypadku wyznaczania ręcznego – wykres z własnoręcznie zaznaczonym odcinkiem czasu) w odpowiednim miejscu w części 2 sprawozdania.

7. Wyznacz wartość parametru energetycznego  $W_{D(on)}$  jako całkę z mocy chwilowej strat  $p_D$  zgodnie z jego definicją normatywną (zob. instrukcję 6P, podrozdz. 2.3), przy czym w celu zapobieżenia pominięciu skrajnych fragmentów procesu przełączania na skutek powolnej zmiany napięcia  $u_{DS}$ , zamiast przewidzianych przez normę progów 10%, należy zastosować progi 5%:

- a) wydaj polecenie

```
oscintegral3rel(OscRecord,iPd,indeks_przebiegu_1,próg_1,
indeks_przebiegu_2,próg_2,true,true)
```

- b) w oparciu o wyświetlony wykres kontrolny upewnij się, że uzyskana wartość została wyznaczona zgodnie z normatywną definicją rozważanego parametru;

w przeciwnym razie ustal przyczynę niepoprawnego wyniku (np. błędnie podane progi, nieprawidłowe numery przebiegów, nieprawidłowo zarejestrowane przebiegi), w miarę możliwości wyeliminuj tę przyczynę i powtórz ppkt a); jeżeli przebiegi są na tyle nieprawidłowe, iż uniemożliwiają automatyczną detekcję odpowiedniego odcinka czasu, należy podjąć próbę ręcznego wyznaczenia współrzędnych końców tego odcinka w oparciu o podziałkę wykresu i funkcję powiększenia, a następnie obliczyć całkę zgodnie z definicją normatywną za pomocą funkcji *oscintegral* opisanej w pkt. 4.3/9.c);

- c) po pozytywnej weryfikacji wyniku, zamieść wykres kontrolny (albo – w przypadku wyznaczania ręcznego – wykres z funkcji *oscintegral* wraz z wykresem odpowiednich przebiegów z własnoręcznie zaznaczonym odcinkiem czasu) w odpowiednim miejscu w części 8 sprawozdania.

8. Wyznacz wartość szczytową mocy strat w obwodzie drenu  $P_{D(on)pk}$  jako wartość maksymalną przebiegu mocy, wydając polecenie

$$\max(\text{OscRecord.Waveforms}(iPd).\text{Values}.y)$$

9. Powtórz pkt. 4-8 [jeżeli pomiary były prowadzone według instrukcji, powtarzanie punktu 4.b nie jest potrzebne] dla rezystancji bramkowej ok. 220  $\Omega$ .

### Wyznaczenie parametrów stanu wyłączania

10. Postępując analogicznie do pkt. 4-8 [jeżeli pomiary były prowadzone według instrukcji, powtarzanie punktu 4.b nie jest potrzebne], lecz rozważając stan wyłączania, dla rezystancji bramkowej ok. 470  $\Omega$ , wyznacz wartości parametrów tego stanu:  $t_{d(off)}$ ,  $t_f$ ,  $W_{D(off)}$  i  $P_{D(off)pk}$ .
11. Powtórz pkt 10 dla rezystancji bramkowej ok. 220  $\Omega$ .

Po zakończeniu nie zamykaj programu Octave, gdyż będzie on niezbędny do przetworzenia wyników dla tranzystora IGBT w podrozdz. 4.3.

### Podsumowanie wyników

12. Wyznaczone do tej pory parametry wraz ze zmierzonymi wartościami rezystorów bramkowych  $R_G$  zamieść w tabelach w części 2 sprawozdania. Aby umożliwić analizę wyników, wszystkie czasy dla wszystkich przypadków muszą być podane w tej samej jednostce; analogicznie wszystkie wartości mocy oraz odpowiednio wszystkie wartości energii (stosuje się to również do wartości, które zostaną obliczone później).
13. Oblicz i zamieść w ostatnim wierszu każdej z tabel iloraz spadku wartości (ile razy zmniejszyła się – nie o jaką wartość zmniejszyła się) każdego z parametrów (ze wszystkich kolumn, w tym  $R_G$ ) wraz ze zmianą rezystancji z większej na mniejszą (nie inaczej – tak, aby uzyskać w większości przypadków liczby większe od 1), tj.

$$q_{\text{decr(LH)}}(X) = \left( \frac{X(R_{GL})}{X(R_{GH})} \right)^{-1} = \frac{X(R_{GH})}{X(R_{GL})} \quad (4.1)$$

gdzie  $X$  oznacza każdy kolejny parametr tranzystora, zaś  $R_{GH}$  i  $R_{GL}$  – odpowiednio większą i mniejszą z wartości rezystancji  $R_G$  (wartość  $q_{\text{decr(LH)}}$  mniejsza od 1 oznaczać będzie, iż wartość danego parametru nie spadła, a wzrosła na skutek zmniejszenia  $R_G$ ).

W tabeli wartości podaj z dokładnością do 2 cyfr znaczących (nie większą, gdyż byłoby to nieuzasadnione w kontekście niepewności pomiaru).

14. Aby ułatwić i uściślić interpretację wyników, oblicz kolejne potęgi ilorazu  $q_{\text{decr(LH)}}$  dla rezystancji  $R_G$ , tj.  $[q_{\text{decr(LH)}}(R_G)]^\alpha$ , dla  $\alpha \in \{0; 0,5; 1; 1,5; 2\}$ . Wyniki zamieść w tabeli w części 2 sprawozdania z dokładnością do 2 cyfr znaczących.

### Analiza parametrów czasowych

15. Uzupełnij część 2 sprawozdania.

### Analiza parametrów energetycznych

16. Wypełnij część 3 sprawozdania.



### 4.3. Parametry dynamiczne tranzystora IGBT

#### Wyznaczenie parametrów stanu załączania

1. Uzyskaj dane zarejestrowane w formie numerycznej (format CSV) dla tranzystora IGBT, dla rezystancji bramkowej ok.  $470 \Omega$ , dla stanu załączania:

- a) wczytaj odpowiedni plik wydając polecenie

```
OscRecord=oscreadtbs('nazwa_pliku.csv');
```

- b) dla ułatwienia przetwarzania wyników, utwórz 4 zmienne i przypisz im indeksy poszczególnych zarejestrowanych przebiegów ( $u_{GE}$ ,  $u_{CE}$ ,  $i_C$  i  $p_C$ ), wydając serię poleceń:

```
iUge=oscwfmidx(OscRecord,'ozn_kanału_uge')
iUce=oscwfmidx(OscRecord,'ozn_kanału_uce')
iIc=oscwfmidx(OscRecord,'ozn_kanału_ic')
iPc=oscwfmidx(OscRecord,'ozn_kanału_pc')
```

Jeżeli sondy podłączono zgodnie z instrukcją (pkt. 3.2/8 i 17), to powyższe przebiegi były mierzone odpowiednio na kanałach 1, 2, 4 i M, które wykorzystany oscyloskop oznacza jako *CH1*, *CH2*, *CH4* i *MATH*.

2. Dla poprawy jakości uzyskiwanych wyników usuń szum i wyeliminuj przesunięcie poziomu zera sondy prądowej wydając polecenia:

```
OscRecord=oscdenoise(OscRecord);
OscRecord=oscfixcurrentzero(OscRecord,iIc,iUce,iPc);
```

3. Wyznacz wartości parametrów czasowych  $t_{d(on)}$  i  $t_r$  zgodnie z ich definicjami normatywnymi (zob. rys. 8, a w razie wątpliwości opis słowny w par. 2.6.a) – dla każdego z nich:

- a) wydaj polecenie (wykorzystując odpowiednie przebiegi i stosując odpowiednie progi)

```
oscdeltax2rel(OscRecord,indeks_przebiegu_1,próg_1,
indeks_przebiegu_2,próg_2,true,true)
```

- b) w oparciu o wyświetlony wykres kontrolny upewnij się, że uzyskana wartość została wyznaczona zgodnie z normatywną definicją danego parametru tranzystora; w przeciwnym razie postępuj jak w pkt. 4.2/6.b);

- c) po pozytywnej weryfikacji wyniku, zamieść wykres kontrolny (albo – w przypadku wyznaczania ręcznego – wykres z własnoręcznie zaznaczonym odcinkiem czasu) w odpowiednim miejscu w części 8 sprawozdania.

4. Wyznacz wartość parametru energetycznego  $W_{C(on)}$  jako całkę z mocy chwilowej strat  $p_C$  zgodnie z jego definicją normatywną (zob. rys. 8, a w razie wątpliwości opis słowny w par. 2.6.b), przy czym z powodu wskazanego w par. 2.6.b progi należy zastosować względem niskiego poziomu ustalonego (a nie względem poziomu zera) przez podanie wartości *false* dla przedostatniego parametru funkcji:

- a) wydaj polecenie

```
oscintegral3rel(OscRecord,iPc,indeks_przebiegu_1,próg_1,
indeks_przebiegu_2,próg_2,false,true)
```

- b) w oparciu o wyświetlony wykres kontrolny upewnij się, że uzyskana wartość została wyznaczona zgodnie z normatywną definicją; w przeciwnym razie postępuj jak w pkt. 4.2/7.b);

- c) po pozytywnej weryfikacji wyniku, zamieść wykres kontrolny (albo – w przypadku wyznaczania ręcznego – wykres z funkcji *oscintegral* wraz z wykresem odpowiednich przebiegów z własnoręcznie zaznaczonym odcinkiem czasu) w odpowiednim miejscu w części 8 sprawozdania.
5. Powtórz pkt. 1-4 [jeżeli pomiary były prowadzone według instrukcji, powtarzanie punktu 1.b) nie jest potrzebne] dla rezystancji bramkowej ok. 220 Ω.

### Wyznaczenie parametrów stanu wyłączenia

6. Postępując analogicznie do pkt. 1-3 [jeżeli pomiary były prowadzone według instrukcji, powtarzanie punktu 1.b) nie jest potrzebne], lecz rozważając stan wyłączenia, dla rezystancji bramkowej ok. 470 Ω, wyznacz wartości parametrów czasowych tego stanu:  $t_{d(off)}$  i  $t_f$ .
7. Postępując analogicznie do pkt. 4, wyznacz wartość parametru energetycznego  $W_{C(off)}$  wraz ze współzrędnymi granic odnośnego przedziału całkowania  $t_{inf(off)}$  i  $t_{sup(off)}$  (zob. rys. 8, a w razie wątpliwości opis słowny w par. 2.6.b), wydając polecenie

```
[WCoff,tinffoff,tsupoff]=oscintegral3rel(OscRecord,iPc,
indeks_przebiegu_1,próg_1,indeks_przebiegu_2,próg_2,false,true)
```

Zmienna  $WCoff$  zawierać będzie podstawowy wynik funkcji w postaci wartości całki z przebiegu  $p_C$ . Zmienne  $tinffoff$  i  $tsupoff$  zawierać będą współrzędne początku i końca przedziału całkowania.

8. \* Oblicz długość przedziału całkowania  $t_{int(off)}$  jako różnicę współrzędnych  $t_{sup(off)}$  i  $t_{inf(off)}$ .
9. Wyznacz parametry ogona prądowego:
- korzystając z podziałki wykresu, określ współrzędną początku rzeczywistego ogona prądowego, tj. chwili  $t_7$  według rys. 7 (punkt zmiany stromości opadania prądu  $i_C$ , nie koniec odcinka  $t_f$  na rys. 8);
  - uzyskaj wysokość ogona prądowego  $I_z$  (patrz rys. 7) jako wartość prądu  $i_C$  w chwili  $t_7$ , wydając polecenie

```
oscyatx(OscRecord,iIc,t7)
```

Funkcja *oscyatx* zwraca wartość przebiegu o podanym indeksie dla współrzędnej czasowej określonej przez ostatni parametr. Za  $t_7$  należy podstawić wartość liczbową ustaloną w ppkt. a).

skontroluj wizualnie otrzymany wynik przez zgrubne porównanie z wykresem, a w razie stwierdzenia rozbieżności ustal i wyeliminuj jej przyczynę;

- oblicz długość rzeczywistego (fizycznego) ogona prądowego  $t_{z(phys)}$  według rys. 7 (nie normatywny parametr  $t_z$  z rys. 8) jako różnicę współrzędnych  $t_{sup(off)}$  i  $t_7$ ;
- wyznacz energię związaną z ogonem prądowym  $W_{C(off,z)}$  (por. rys. 8) jako całkę z mocy chwilowej  $p_C$  za przedział czasu od  $t_7$  do  $t_{sup(off)}$ , czyli za przedział  $t_{z(phys)}$  – wydając polecenie

```
oscintegral(OscRecord,iPc,t7,tsupoff,true)
```

Funkcja *oscintegral* oblicza całkę z przebiegu *numer\_przebiegu\_pc* między współzrędnymi czasowymi określonymi przez kolejne dwa parametry. Wartość *true* ostatniego parametru powoduje wyświetlenie wykresu kontrolnego pokazującego granice całkowania oraz obszar, którego pole odpowiada wartości całki.

- skontroluj poprawność wyniku w oparciu o wyświetlony wykres kontrolny; w razie stwierdzenia nieprawidłowości, ustal i wyeliminuj jej przyczynę;
  - po pozytywnej weryfikacji wyniku, zamieść wykres kontrolny w odpowiednim miejscu w części 8 sprawozdania.
10. Powtórz pkt. 6-9 dla rezystancji bramkowej ok. 220 Ω.

**Podsumowanie wyników**

11. Wyznaczone do tej pory parametry wraz ze zmierzonymi wartościami rezystora bramkowego  $R_G$  zamieść w tabelach w części 4 sprawozdania.
12. Oblicz i zamieść w ostatnim wierszu każdej z tabel iloraz spadku  $q_{\text{decr(LH)}}$  zdefiniowany jak w pkt. 4.2/13. Wartości podaj z dokładnością do 2 cyfr znaczących.

**Analiza parametrów czasowych**

13. Uzupełnij część 4 sprawozdania.

**Ogon prądowy**

14. Wypełnij część 5 sprawozdania.

**Analiza parametrów energetycznych**

15. Wypełnij część 6 sprawozdania.

#### 4.4. Porównanie tranzystorów IGBT i MOSFET

1. Wypełnij część 7 sprawozdania.

## 5. Wymagana wiedza

---

### 5.1. Przygotowanie do wykonania ćwiczenia

- Przebiegi napięć i prądów podczas przełączania tranzystora IGBT (par. 2.4)
- Definicje fizyczne i techniczne dynamicznych parametrów czasowych i energetycznych tranzystora IGBT (par. 2.4 i 2.6)
- Definicje fizyczne i techniczne dynamicznych parametrów czasowych i energetycznych tranzystora MOSFET (instrukcja 3P, par. 2.6; instrukcja 6P, par. 2.3)

### 5.2. Zakres kolokwium

1. Tranzystor IGBT: symbol, przekrój komórki NPT-N-IGBT, końcówki, obwód sterowania i obwód główny. Dwuelementowe schematy zastępcze i lokalizacja ich elementów na przekroju struktury półprzewodnikowej. (par. 2.1)
2. Statyczna charakterystyka wyjściowa tranzystora IGBT; zakresy pracy i ich wykorzystanie w układach o działaniu przełączającym. Działanie tranzystora w zakresie diodowym: ścieżki przepływu nośników wewnątrz struktury półprzewodnikowej, miejsce tworzenia kanału i obszar gromadzenia nośników nadmiarowych. Wpływ mechanizmów przewodnictwa na spadek potencjału na strukturze (z odwołaniem do schematów zastępczych); prąd główny ( $I_C$ ) w zależności od prądu kanału MOS (wzór). Pozytywny skutek wprowadzenia (względem tranzystora MOSFET) nośników mniejszościowych do bazy N. (par. 2.2)
3. Przebiegi napięć i prądu oraz mocy chwilowej strat (w obwodzie głównym) podczas przełączania tranzystora IGBT z obciążeniem rezystancyjnym. Wyłączanie części MOS i części bipolarnej struktury; ogon prądowy i jego geneza fizyczna. Energia wydzielana podczas wyłączania, związek z mocą chwilową, związek z ogonem prądowym (wzór). Negatywny skutek wprowadzenia (względem tranzystora MOSFET) nośników mniejszościowych do bazy – niekorzystne konsekwencje ogona prądowego dla parametrów czasowych i energetycznych tranzystora. (par. 2.4; sprawozdanie)

4. Definicje techniczne czasowych i energetycznych parametrów dynamicznych tranzystora MOSFET i tranzystora IGBT (bez konkretnych wartości procentowych). (par. 2.6; instrukcja 3P, par. 2.6; instrukcja 6P, par. 2.3; sprawozdanie)
5. Wpływ rezystancji bramkowej na poszczególne czasowe parametry dynamiczne tranzystora MOSFET i tranzystora IGBT; wyjaśnienie w oparciu o model obwodu sterowania w formie pojemności wejściowej. Wpływ rezystancji bramkowej na parametry ogona prądowego (amplituda, czas trwania, energia) tranzystora IGBT; związek z fizycznymi podstawami działania. Wpływ parametrów czasowych na parametry energetyczne i jego wyjaśnienie. (par. 2.4; instrukcja 3P, par. 2.3; sprawozdanie)
6. Różnice między tranzystorami MOSFET i IGBT pod względem kształtu przebiegów napięć i prądu podczas załączania i podczas wyłączenia oraz wpływu obwodu sterowania (rezystancji bramkowej) na czasowe i energetyczne parametry dynamiczne. Związek z różnicami w fizycznych podstawach działania. (par. 2.4; sprawozdanie)

W przypadku wyników zawartych w sprawozdaniu należy wziąć pod uwagę wyłącznie aspekt jakościowy (charakter zależności), pomijając aspekt ilościowy (konkretne wartości parametrów).

## 6. Literatura

---

- [1] Napieralski A., Napieralska M.: *Polowe półprzewodnikowe przyrządy dużej mocy*. Warszawa: Wydawnictwa Naukowo-Techniczne, 1995.
- [2] Khanna V. K.: *IGBT theory and design*. Piscataway: IEEE Press, John Wiley & Sons, 2003.